

TYPE	BANK	R24A Package
Transceiver I/O	10A	68
LVDS I/O	2A	96
LVDS I/O	2B	96
LVDS I/O	2C	96
LVDS I/O	2D	96
LVDS I/O	3A	96
LVDS I/O	3B	96
HPS shared LVDS I/O	3C	96
HPS shared LVDS I/O	3D	96
Transceiver I/O	9A	82
SDM shared LVDS I/O	SDM	29

- i. Total LVDS channels per bank supporting SERDES Non-DPA and DPA mode is equivalent to (LVDS I/O per bank)/2, inclusive of clock pair. Please refer to Dedicated Tx/Rx Channel column in the pin-out table for the channel availability.
- ii. Total LVDS channels supporting SERDES Soft-CDR mode is 12 pairs per bank. Please refer to Soft CDR column in the pin out table for the channel availability.

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
SDM			TDO						CR62				
SDM			TMS						CT61				
SDM			TCK						CU62				
SDM			TDI						CV61				
SDM			OSC_CLK_1						CC60				
SDM			SDM IO0	PWRMGT_SCL					CF59				
SDM			SDM IO1	AVSTx8_DATA2,AS_DATA1,SDMMC_CFG_DATA1					CU60				
SDM			SDM IO5	AS_nCS00,SDMMC_CFG_CCLK,MSEL0					CR60				
SDM			SDM IO3	AVSTx8_DATA3,AS_DATA2,SDMMC_CFG_DATA2					CK59				
SDM			nCONFIG						CB57				
SDM			SDM IO4	AVSTx8_DATA1,AS_DATA0,SDMMC_CFG_CMD					CN60				
SDM			SDM IO2	AVSTx8_DATA0,AS_CLK,SDMMC_CFG_DATA0					CT59				
SDM			SDM IO7	AS_nCS02,MSEL1					CY59				
SDM			SDM IO11	AVSTx8_VALID,PWRMGT_SDA					CE60				
SDM			nSTATUS						CH59				
SDM			SDM IO16	PWRMGT_SDA					CA60				
SDM			SDM IO13	AVSTx8_DATA5,SDMMC_CFG_DATA5					CB59				
SDM			SDM IO9	AS_nCS01,MSEL2					CV59				
SDM			SDM IO6	AVSTx8_DATA4,AS_DATA3,SDMMC_CFG_DATA3					CM59				
SDM			SDM IO10	AVSTx8_DATA7,SDMMC_CFG_DATA7					CC58				
SDM			SDM IO8	AVSTx8_READY,AS_nCS03,SDMMC_CFG_DATA4					CL60				
SDM			SDM IO12	PWRMGT_SDA					CC56				
SDM			SDM IO15	AVSTx8_DATA6,SDMMC_CFG_DATA6					CAS8				
SDM			SDM IO14	AVSTx8_CLK,PWRMGT_SCL					CG60				
SDM			RREF_SDM						CAS4				
SDM			VSIGP_0						CG62				
SDM			VSIGN_0						CE62				
SDM			VSIGP_1						CN62				
SDM			VSIGN_1						CL62				
2D	95	VREFB2DNO	IO			DIFF_RX_2D1n	No		CT3	DQ0	DQ0	DQ0	DQ0
2D	94	VREFB2DNO	IO			DIFF_RX_2D1p	No		CV3	DQ0	DQ0	DQ0	DQ0
2D	93	VREFB2DNO	IO			DIFF_TX_2D1n	No		CR4	DQ0	DQ0	DQ0	DQ0
2D	92	VREFB2DNO	IO			DIFF_TX_2D1p	No		CU4	DQ0	DQ0	DQ0	DQ0
2D	91	VREFB2DNO	IO			DIFF_RX_2D2n	No		CT5	DQSn0	DQ0	DQ0	DQ0
2D	90	VREFB2DNO	IO			DIFF_RX_2D2p	No		CV5	DQSn0	DQ0	DQ0	DQ0
2D	89	VREFB2DNO	IO			DIFF_TX_2D2n	No		CR6	DQSn1	DQSn0/CQn0	DQ0	DQ0
2D	88	VREFB2DNO	IO			DIFF_TX_2D2p	No		CU6	DQSn1	DQSn0/CQn0	DQ0	DQ0
2D	87	VREFB2DNO	IO	CDR		DIFF_RX_2D3n	Yes		CT7	DQ1	DQ0	DQ0	DQ0
2D	86	VREFB2DNO	IO	CDR		DIFF_RX_2D3p	Yes		CV7	DQ1	DQ0	DQ0	DQ0
2D	85	VREFB2DNO	IO			DIFF_TX_2D3n	No		CR8	DQ1	DQ0	DQ0	DQ0
2D	84	VREFB2DNO	IO			DIFF_TX_2D3p	No		CU8	DQ1	DQ0	DQ0	DQ0
2D	83	VREFB2DNO	IO			DIFF_RX_2D4n	No		CT1	DQ2	DQ1	DQ0	DQ0
2D	82	VREFB2DNO	IO			DIFF_RX_2D4p	No		CV1	DQ2	DQ1	DQ0	DQ0
2D	81	VREFB2DNO	IO			DIFF_TX_2D4n	No		CY3	DQ2	DQ1	DQ0	DQ0
2D	80	VREFB2DNO	IO			DIFF_TX_2D4p	No		DA4	DQ2	DQ1	DQ0	DQ0
2D	79	VREFB2DNO	IO			DIFF_RX_2D5n	No		CY5	DQSn2	DQ1	DQ0	DQ0
2D	78	VREFB2DNO	IO			DIFF_RX_2D5p	No		DB5	DQSn2	DQ1	DQ0	DQ0
2D	77	VREFB2DNO	IO	PLL_2D_T_CLKOUT1n		DIFF_TX_2D5n	No		DA6	DQSn3	DQSn1/CQn1	DQSn0/CQn0	DQ0
2D	76	VREFB2DNO	IO	PLL_2D_T_CLKOUT1p,PLL_2D_T_CLKOUT1,PLL_2D_T_FB1		DIFF_TX_2D5p	No		DC6	DQSn3	DQSn1/CQn1	DQSn0/CQn0	DQ0
2D	75	VREFB2DNO	IO	CDR		DIFF_RX_2D6n	Yes		CY7	DQ3	DQ1	DQ0	DQ0
2D	74	VREFB2DNO	IO	RZQ_T_2D,CDR		DIFF_RX_2D6p	Yes		DB7	DQ3	DQ1	DQ0	DQ0
2D	73	VREFB2DNO	IO	CLK_T_2D_1n		DIFF_TX_2D6n	No		DA8	DQ3	DQ1	DQ0	DQ0
2D	72	VREFB2DNO	IO	CLK_T_2D_1p		DIFF_TX_2D6p	No		DC8	DQ3	DQ1	DQ0	DQ0
2D	71	VREFB2DNO	IO	CLK_T_2D_0n		DIFF_RX_2D7n	No		CR10	DQ4	DQ2	DQ1	DQ0
2D	70	VREFB2DNO	IO	CLK_T_2D_0p		DIFF_RX_2D7p	No		CU10	DQ4	DQ2	DQ1	DQ0
2D	69	VREFB2DNO	IO			DIFF_TX_2D7n	No		CT11	DQ4	DQ2	DQ1	DQ0
2D	68	VREFB2DNO	IO			DIFF_TX_2D7p	No		CV11	DQ4	DQ2	DQ1	DQ0
2D	67	VREFB2DNO	IO	PLL_2D_T_CLKOUT0n		DIFF_RX_2D8n	No		CR12	DQSn4	DQ2	DQ1	DQ0
2D	66	VREFB2DNO	IO	PLL_2D_T_CLKOUT0p,PLL_2D_T_CLKOUT0,PLL_2D_T_FB0		DIFF_RX_2D8p	No		CU12	DQSn4	DQ2	DQ1	DQ0
2D	65	VREFB2DNO	IO			DIFF_TX_2D8n	No		CT13	DQSn5	DQSn2/CQn2	DQ1	DQSn0/CQn0
2D	64	VREFB2DNO	IO			DIFF_TX_2D8p	No		CV13	DQSn5	DQSn2/CQn2	DQ1	DQSn0/CQn0
2D	63	VREFB2DNO	IO	CDR		DIFF_RX_2D9n	Yes		CR14	DQ5	DQ2	DQ1	DQ0
2D	62	VREFB2DNO	IO	CDR		DIFF_RX_2D9p	Yes		CU14	DQ5	DQ2	DQ1	DQ0
2D	61	VREFB2DNO	IO			DIFF_TX_2D9n	No		CT15	DQ5	DQ2	DQ1	DQ0
2D	60	VREFB2DNO	IO			DIFF_TX_2D9p	No		CV15	DQ5	DQ2	DQ1	DQ0
2D	59	VREFB2DNO	IO			DIFF_RX_2D10n	No		DA10	DQ6	DQ3	DQ1	DQ0
2D	58	VREFB2DNO	IO			DIFF_RX_2D10p	No		DC10	DQ6	DQ3	DQ1	DQ0
2D	57	VREFB2DNO	IO			DIFF_TX_2D10n	No		CY11	DQ6	DQ3	DQ1	DQ0
2D	56	VREFB2DNO	IO			DIFF_TX_2D10p	No		DB11	DQ6	DQ3	DQ1	DQ0
2D	55	VREFB2DNO	IO			DIFF_RX_2D11n	No		DA12	DQSn6	DQ3	DQ1	DQ0
2D	54	VREFB2DNO	IO			DIFF_RX_2D11p	No		DC12	DQSn6	DQ3	DQ1	DQ0
2D	53	VREFB2DNO	IO			DIFF_TX_2D11n	No		CY13	DQSn7	DQSn3/CQn3	DQSn1/CQn1	DQ0
2D	52	VREFB2DNO	IO			DIFF_TX_2D11p	No		DB13	DQSn7	DQSn3/CQn3	DQSn1/CQn1	DQ0
2D	51	VREFB2DNO	IO	CDR		DIFF_RX_2D12n	Yes		DA14	DQ7	DQ3	DQ1	DQ0

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2D		50	VREFB2DN0	IO	CDR	DIFF_RX_2D12p	Yes		DC14	DQ7	DQ3	DQ1	DQ0
2D		49	VREFB2DN0	IO		DIFF_TX_2D12n	No		CY15	DQ7	DQ3	DQ1	DQ0
2D		48	VREFB2DN0	IO		DIFF_TX_2D12p	No		DB15	DQ7	DQ3	DQ1	DQ0
2D		47	VREFB2DN0	IO	CDR	DIFF_RX_2D13n	Yes		CF3	DQ8	DQ4	DQ2	DQ1
2D		46	VREFB2DN0	IO	CDR	DIFF_RX_2D13p	Yes		CH3	DQ8	DQ4	DQ2	DQ1
2D		45	VREFB2DN0	IO		DIFF_TX_2D13n	No		CE4	DQ8	DQ4	DQ2	DQ1
2D		44	VREFB2DN0	IO		DIFF_TX_2D13p	No		CG4	DQ8	DQ4	DQ2	DQ1
2D		43	VREFB2DN0	IO		DIFF_RX_2D14n	No		CF5	DQsn8	DQ4	DQ2	DQ1
2D		42	VREFB2DN0	IO		DIFF_RX_2D14p	No		CH5	DQs8	DQ4	DQ2	DQ1
2D		41	VREFB2DN0	IO		DIFF_TX_2D14n	No		CE6	DQsn9	DQsn4/CQn4	DQ2	DQ1
2D		40	VREFB2DN0	IO		DIFF_TX_2D14p	No		CG6	DQs9	DQs4/CQ4	DQ2	DQ1
2D		39	VREFB2DN0	IO	CDR	DIFF_RX_2D15n	Yes		CF7	DQ9	DQ4	DQ2	DQ1
2D		38	VREFB2DN0	IO	CDR	DIFF_RX_2D15p	Yes		CH7	DQ9	DQ4	DQ2	DQ1
2D		37	VREFB2DN0	IO		DIFF_TX_2D15n	No		CE8	DQ9	DQ4	DQ2	DQ1
2D		36	VREFB2DN0	IO		DIFF_TX_2D15p	No		CG8	DQ9	DQ4	DQ2	DQ1
2D		35	VREFB2DN0	IO	CDR	DIFF_RX_2D16n	Yes		CK3	DQ10	DQ5	DQ2	DQ1
2D		34	VREFB2DN0	IO	CDR	DIFF_RX_2D16p	Yes		CM3	DQ10	DQ5	DQ2	DQ1
2D		33	VREFB2DN0	IO		DIFF_TX_2D16n	No		CL4	DQ10	DQ5	DQ2	DQ1
2D		32	VREFB2DN0	IO		DIFF_TX_2D16p	No		CN4	DQ10	DQ5	DQ2	DQ1
2D		31	VREFB2DN0	IO		DIFF_RX_2D17n	No		CK5	DQsn10	DQ5	DQ2	DQ1
2D		30	VREFB2DN0	IO		DIFF_RX_2D17p	No		CM5	DQs10	DQ5	DQ2	DQ1
2D		29	VREFB2DN0	IO	PLL_2D_B_CLKOUT1n	DIFF_TX_2D17n	No		CL6	DQsn11	DQsn5/CQn5	DQsn2/CQn2	DQ1
2D		28	VREFB2DN0	IO	PLL_2D_B_CLKOUT1p,PLL_2D_B_CLKOUT1,PLL_2D_B_FB1	DIFF_TX_2D17p	No		CN6	DQs11	DQs5/CQ5	DQs2/CQ2	DQ1
2D		27	VREFB2DN0	IO	CDR	DIFF_RX_2D18n	Yes		CK7	DQ11	DQ5	DQ2	DQ1
2D		26	VREFB2DN0	IO	RZQ_B_2D_CDR	DIFF_RX_2D18p	Yes		CM7	DQ11	DQ5	DQ2	DQ1
2D		25	VREFB2DN0	IO	CLK_B_2D_1n	DIFF_TX_2D18n	No		CL8	DQ11	DQ5	DQ2	DQ1
2D		24	VREFB2DN0	IO	CLK_B_2D_1p	DIFF_TX_2D18p	No		CN8	DQ11	DQ5	DQ2	DQ1
2D		23	VREFB2DN0	IO	CLK_B_2D_0n,CDR	DIFF_RX_2D19n	Yes		CE10	DQ12	DQ6	DQ3	DQ1
2D		22	VREFB2DN0	IO	CLK_B_2D_0p,CDR	DIFF_RX_2D19p	Yes		CG10	DQ12	DQ6	DQ3	DQ1
2D		21	VREFB2DN0	IO		DIFF_TX_2D19n	No		CF11	DQ12	DQ6	DQ3	DQ1
2D		20	VREFB2DN0	IO		DIFF_TX_2D19p	No		CH11	DQ12	DQ6	DQ3	DQ1
2D		19	VREFB2DN0	IO	PLL_2D_B_CLKOUT0n	DIFF_RX_2D20n	No		CE12	DQsn12	DQ6	DQ3	DQ1
2D		18	VREFB2DN0	IO	PLL_2D_B_CLKOUT0p,PLL_2D_B_CLKOUT0,PLL_2D_B_FB0	DIFF_RX_2D20p	No		CG12	DQs12	DQ6	DQ3	DQ1
2D		17	VREFB2DN0	IO		DIFF_TX_2D20n	No		CF13	DQsn13	DQsn6/CQn6	DQ3	DQsn1/CQn1
2D		16	VREFB2DN0	IO		DIFF_TX_2D20p	No		CH13	DQs13	DQs6/CQ6	DQ3	DQs1/CQ1
2D		15	VREFB2DN0	IO	CDR	DIFF_RX_2D21n	Yes		CE14	DQ13	DQ6	DQ3	DQ1
2D		14	VREFB2DN0	IO	CDR	DIFF_RX_2D21p	Yes		CG14	DQ13	DQ6	DQ3	DQ1
2D		13	VREFB2DN0	IO		DIFF_TX_2D21n	No		CF15	DQ13	DQ6	DQ3	DQ1
2D		12	VREFB2DN0	IO		DIFF_TX_2D21p	No		CH15	DQ13	DQ6	DQ3	DQ1
2D		11	VREFB2DN0	IO	CDR	DIFF_RX_2D22n	Yes		CL10	DQ14	DQ7	DQ3	DQ1
2D		10	VREFB2DN0	IO	CDR	DIFF_RX_2D22p	Yes		CN10	DQ14	DQ7	DQ3	DQ1
2D		9	VREFB2DN0	IO		DIFF_TX_2D22n	No		CK11	DQ14	DQ7	DQ3	DQ1
2D		8	VREFB2DN0	IO		DIFF_TX_2D22p	No		CM11	DQ14	DQ7	DQ3	DQ1
2D		7	VREFB2DN0	IO		DIFF_RX_2D23n	No		CL12	DQsn14	DQ7	DQ3	DQ1
2D		6	VREFB2DN0	IO		DIFF_RX_2D23p	No		CN12	DQs14	DQ7	DQ3	DQ1
2D		5	VREFB2DN0	IO		DIFF_TX_2D23n	No		CK13	DQsn15	DQsn7/CQn7	DQsn3/CQn3	DQ1
2D		4	VREFB2DN0	IO	CDR	DIFF_TX_2D23p	No		CM13	DQs15	DQs7/CQ7	DQs3/CQ3	DQ1
2D		3	VREFB2DN0	IO	CDR	DIFF_RX_2D24n	Yes		CL14	DQ15	DQ7	DQ3	DQ1
2D		2	VREFB2DN0	IO	CDR	DIFF_RX_2D24p	Yes		CN14	DQ15	DQ7	DQ3	DQ1
2D		1	VREFB2DN0	IO		DIFF_TX_2D24n	No		CK15	DQ15	DQ7	DQ3	DQ1
2D		0	VREFB2DN0	IO		DIFF_TX_2D24p	No		CM15	DQ15	DQ7	DQ3	DQ1
2C		95	VREFB2CN0	IO		DIFF_RX_2C1n	No		CT17	DQ16	DQ8	DQ4	DQ2
2C		94	VREFB2CN0	IO		DIFF_RX_2C1p	No		CV17	DQ16	DQ8	DQ4	DQ2
2C		93	VREFB2CN0	IO		DIFF_TX_2C1n	No		CR18	DQ16	DQ8	DQ4	DQ2
2C		92	VREFB2CN0	IO		DIFF_TX_2C1p	No		CU18	DQ16	DQ8	DQ4	DQ2
2C		91	VREFB2CN0	IO		DIFF_RX_2C2n	No		CT19	DQsn16	DQ8	DQ4	DQ2
2C		90	VREFB2CN0	IO		DIFF_RX_2C2p	No		CV19	DQs16	DQ8	DQ4	DQ2
2C		89	VREFB2CN0	IO		DIFF_TX_2C2n	No		CR20	DQsn17	DQsn8/CQn8	DQ4	DQ2
2C		88	VREFB2CN0	IO		DIFF_TX_2C2p	No		CU20	DQs17	DQs8/CQ8	DQ4	DQ2
2C		87	VREFB2CN0	IO	CDR	DIFF_RX_2C3n	Yes		CT21	DQ17	DQ8	DQ4	DQ2
2C		86	VREFB2CN0	IO	CDR	DIFF_RX_2C3p	Yes		CV21	DQ17	DQ8	DQ4	DQ2
2C		85	VREFB2CN0	IO		DIFF_TX_2C3n	No		CR22	DQ17	DQ8	DQ4	DQ2
2C		84	VREFB2CN0	IO		DIFF_TX_2C3p	No		CU22	DQ17	DQ8	DQ4	DQ2
2C		83	VREFB2CN0	IO		DIFF_RX_2C4n	No		CY17	DQ18	DQ9	DQ4	DQ2
2C		82	VREFB2CN0	IO		DIFF_RX_2C4p	No		DB17	DQ18	DQ9	DQ4	DQ2
2C		81	VREFB2CN0	IO		DIFF_TX_2C4n	No		DA18	DQ18	DQ9	DQ4	DQ2
2C		80	VREFB2CN0	IO		DIFF_TX_2C4p	No		DC18	DQ18	DQ9	DQ4	DQ2
2C		79	VREFB2CN0	IO		DIFF_RX_2C5n	No		CY19	DQsn18	DQ9	DQ4	DQ2
2C		78	VREFB2CN0	IO		DIFF_RX_2C5p	No		DB19	DQs18	DQ9	DQ4	DQ2
2C		77	VREFB2CN0	IO	PLL_2C_T_CLKOUT1n	DIFF_TX_2C5n	No		DA20	DQsn19	DQsn9/CQn9	DQsn4/CQn4	DQ2
2C		76	VREFB2CN0	IO	PLL_2C_T_CLKOUT1p,PLL_2C_T_CLKOUT1,PLL_2C_T_FB1	DIFF_TX_2C5p	No		DC20	DQs19	DQs9/CQ9	DQs4/CQ4	DQ2
2C		75	VREFB2CN0	IO	CDR	DIFF_RX_2C6n	Yes		CY21	DQ19	DQ9	DQ4	DQ2
2C		74	VREFB2CN0	IO	RZQ_T_2C_CDR	DIFF_RX_2C6p	Yes		DB21	DQ19	DQ9	DQ4	DQ2
2C		73	VREFB2CN0	IO	CLK_T_2C_1n	DIFF_TX_2C6n	No		DA22	DQ19	DQ9	DQ4	DQ2

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2C		72	VREFB2CN0	IO		DIFF TX 2C6p	No		DC22	DQ19	DQ9	DQ4	DQ2
2C		71	VREFB2CN0	IO		DIFF RX 2C7n	No		CR24	DQ20	DQ10	DQ5	DQ2
2C		70	VREFB2CN0	IO		DIFF RX 2C7p	No		CU24	DQ20	DQ10	DQ5	DQ2
2C		69	VREFB2CN0	IO		DIFF TX 2C7n	No		CT25	DQ20	DQ10	DQ5	DQ2
2C		68	VREFB2CN0	IO		DIFF TX 2C7p	No		CV25	DQ20	DQ10	DQ5	DQ2
2C		67	VREFB2CN0	IO		PLL 2C T CLKOUT0n	No		CR26	DQSn20	DQ10	DQ5	DQ2
2C		66	VREFB2CN0	IO		PLL 2C T CLKOUT0p,PLL 2C T CLKOUT0,PLL 2C T FB0	No		CU26	DQSn20	DQ10	DQ5	DQ2
2C		65	VREFB2CN0	IO		DIFF TX 2C8n	No		CT27	DQSn21	DQSn10/CQn10	DQ5	DQSn2/CQn2
2C		64	VREFB2CN0	IO		DIFF TX 2C8p	No		CV27	DQSn21	DQSn10/CQ10	DQ5	DQSn2/CQ2
2C		63	VREFB2CN0	IO	CDR	DIFF RX 2C9n	Yes		CR28	DQ21	DQ10	DQ5	DQ2
2C		62	VREFB2CN0	IO	CDR	DIFF RX 2C9p	Yes		CU28	DQ21	DQ10	DQ5	DQ2
2C		61	VREFB2CN0	IO		DIFF TX 2C9n	No		CT29	DQ21	DQ10	DQ5	DQ2
2C		60	VREFB2CN0	IO		DIFF TX 2C9p	No		CV29	DQ21	DQ10	DQ5	DQ2
2C		59	VREFB2CN0	IO		DIFF RX 2C10n	No		DA24	DQ22	DQ11	DQ5	DQ2
2C		58	VREFB2CN0	IO		DIFF RX 2C10p	No		DC24	DQ22	DQ11	DQ5	DQ2
2C		57	VREFB2CN0	IO		DIFF TX 2C10n	No		CY25	DQ22	DQ11	DQ5	DQ2
2C		56	VREFB2CN0	IO		DIFF TX 2C10p	No		DB25	DQ22	DQ11	DQ5	DQ2
2C		55	VREFB2CN0	IO		DIFF RX 2C11n	No		DA26	DQSn22	DQ11	DQ5	DQ2
2C		54	VREFB2CN0	IO		DIFF RX 2C11p	No		DC26	DQSn22	DQ11	DQ5	DQ2
2C		53	VREFB2CN0	IO		DIFF TX 2C11n	No		CY27	DQSn23	DQSn11/CQn11	DQSn5/CQn5	DQ2
2C		52	VREFB2CN0	IO		DIFF TX 2C11p	No		DB27	DQSn23	DQSn11/CQ11	DQSn5/CQ5	DQ2
2C		51	VREFB2CN0	IO	CDR	DIFF RX 2C12n	Yes		DA28	DQ23	DQ11	DQ5	DQ2
2C		50	VREFB2CN0	IO	CDR	DIFF RX 2C12p	Yes		DC28	DQ23	DQ11	DQ5	DQ2
2C		49	VREFB2CN0	IO		DIFF TX 2C12n	No		CY29	DQ23	DQ11	DQ5	DQ2
2C		48	VREFB2CN0	IO		DIFF TX 2C12p	No		DB29	DQ23	DQ11	DQ5	DQ2
2C		47	VREFB2CN0	IO	CDR	DIFF RX 2C13n	Yes		CF17	DQ24	DQ12	DQ6	DQ3
2C		46	VREFB2CN0	IO	CDR	DIFF RX 2C13p	Yes		CH17	DQ24	DQ12	DQ6	DQ3
2C		45	VREFB2CN0	IO		DIFF TX 2C13n	No		CE18	DQ24	DQ12	DQ6	DQ3
2C		44	VREFB2CN0	IO		DIFF TX 2C13p	No		CG18	DQ24	DQ12	DQ6	DQ3
2C		43	VREFB2CN0	IO		DIFF RX 2C14n	No		CF19	DQSn24	DQ12	DQ6	DQ3
2C		42	VREFB2CN0	IO		DIFF RX 2C14p	No		CH19	DQSn24	DQ12	DQ6	DQ3
2C		41	VREFB2CN0	IO		DIFF TX 2C14n	No		CE20	DQSn25	DQSn12/CQn12	DQ6	DQ3
2C		40	VREFB2CN0	IO		DIFF TX 2C14p	No		CG20	DQSn25	DQSn12/CQ12	DQ6	DQ3
2C		39	VREFB2CN0	IO	CDR	DIFF RX 2C15n	Yes		CF21	DQ25	DQ12	DQ6	DQ3
2C		38	VREFB2CN0	IO	CDR	DIFF RX 2C15p	Yes		CH21	DQ25	DQ12	DQ6	DQ3
2C		37	VREFB2CN0	IO		DIFF TX 2C15n	No		CE22	DQ25	DQ12	DQ6	DQ3
2C		36	VREFB2CN0	IO		DIFF TX 2C15p	No		CG22	DQ25	DQ12	DQ6	DQ3
2C		35	VREFB2CN0	IO	CDR	DIFF RX 2C16n	Yes		CK17	DQ26	DQ13	DQ6	DQ3
2C		34	VREFB2CN0	IO	CDR	DIFF RX 2C16p	Yes		CM17	DQ26	DQ13	DQ6	DQ3
2C		33	VREFB2CN0	IO		DIFF TX 2C16n	No		CL18	DQ26	DQ13	DQ6	DQ3
2C		32	VREFB2CN0	IO		DIFF TX 2C16p	No		CN18	DQ26	DQ13	DQ6	DQ3
2C		31	VREFB2CN0	IO		DIFF RX 2C17n	No		CK19	DQSn26	DQ13	DQ6	DQ3
2C		30	VREFB2CN0	IO		DIFF RX 2C17p	No		CM19	DQSn26	DQ13	DQ6	DQ3
2C		29	VREFB2CN0	IO		PLL 2C B CLKOUT1n	No		CL20	DQSn27	DQSn13/CQn13	DQSn6/CQn6	DQ3
2C		28	VREFB2CN0	IO		PLL 2C B CLKOUT1p,PLL 2C B CLKOUT1,PLL 2C B FB1	No		CN20	DQSn27	DQSn13/CQ13	DQSn6/CQ6	DQ3
2C		27	VREFB2CN0	IO	CDR	DIFF RX 2C18n	Yes		CK21	DQ27	DQ13	DQ6	DQ3
2C		26	VREFB2CN0	IO	RZQ_B_2C_CDR	DIFF RX 2C18p	Yes		CM21	DQ27	DQ13	DQ6	DQ3
2C		25	VREFB2CN0	IO	CLK_B_2C_1n	DIFF TX 2C18n	No		CL22	DQ27	DQ13	DQ6	DQ3
2C		24	VREFB2CN0	IO	CLK_B_2C_1p	DIFF TX 2C18p	No		CN22	DQ27	DQ13	DQ6	DQ3
2C		23	VREFB2CN0	IO	CLK_B_2C_0n,CDR	DIFF RX 2C19n	Yes		CE24	DQ28	DQ14	DQ7	DQ3
2C		22	VREFB2CN0	IO	CLK_B_2C_0p,CDR	DIFF RX 2C19p	Yes		CG24	DQ28	DQ14	DQ7	DQ3
2C		21	VREFB2CN0	IO		DIFF TX 2C19n	No		CF25	DQ28	DQ14	DQ7	DQ3
2C		20	VREFB2CN0	IO		DIFF TX 2C19p	No		CH25	DQ28	DQ14	DQ7	DQ3
2C		19	VREFB2CN0	IO		PLL 2C B CLKOUT0n	No		CE26	DQSn28	DQ14	DQ7	DQ3
2C		18	VREFB2CN0	IO		PLL 2C B CLKOUT0p,PLL 2C B CLKOUT0,PLL 2C B FB0	No		CG26	DQSn28	DQ14	DQ7	DQ3
2C		17	VREFB2CN0	IO		DIFF TX 2C20n	No		CF27	DQSn29	DQSn14/CQn14	DQ7	DQSn3/CQn3
2C		16	VREFB2CN0	IO		DIFF TX 2C20p	No		CH27	DQSn29	DQSn14/CQ14	DQ7	DQSn3/CQ3
2C		15	VREFB2CN0	IO	CDR	DIFF RX 2C21n	Yes		CE28	DQ29	DQ14	DQ7	DQ3
2C		14	VREFB2CN0	IO	CDR	DIFF RX 2C21p	Yes		CG28	DQ29	DQ14	DQ7	DQ3
2C		13	VREFB2CN0	IO		DIFF TX 2C21n	No		CF29	DQ29	DQ14	DQ7	DQ3
2C		12	VREFB2CN0	IO		DIFF TX 2C21p	No		CH29	DQ29	DQ14	DQ7	DQ3
2C		11	VREFB2CN0	IO	CDR	DIFF RX 2C22n	Yes		CL24	DQ30	DQ15	DQ7	DQ3
2C		10	VREFB2CN0	IO	CDR	DIFF RX 2C22p	Yes		CN24	DQ30	DQ15	DQ7	DQ3
2C		9	VREFB2CN0	IO		DIFF TX 2C22n	No		CK25	DQ30	DQ15	DQ7	DQ3
2C		8	VREFB2CN0	IO		DIFF TX 2C22p	No		CM25	DQ30	DQ15	DQ7	DQ3
2C		7	VREFB2CN0	IO		DIFF RX 2C23n	No		CL26	DQSn30	DQ15	DQ7	DQ3
2C		6	VREFB2CN0	IO		DIFF RX 2C23p	No		CN26	DQSn30	DQ15	DQ7	DQ3
2C		5	VREFB2CN0	IO		DIFF TX 2C23n	No		CK27	DQSn31	DQSn15/CQn15	DQSn7/CQn7	DQ3
2C		4	VREFB2CN0	IO		DIFF TX 2C23p	No		CM27	DQSn31	DQSn15/CQ15	DQSn7/CQ7	DQ3
2C		3	VREFB2CN0	IO	CDR	DIFF RX 2C24n	Yes		CL28	DQ31	DQ15	DQ7	DQ3
2C		2	VREFB2CN0	IO	CDR	DIFF RX 2C24p	Yes		CN28	DQ31	DQ15	DQ7	DQ3
2C		1	VREFB2CN0	IO		DIFF TX 2C24n	No		CK29	DQ31	DQ15	DQ7	DQ3
2C		0	VREFB2CN0	IO		DIFF TX 2C24p	No		CM29	DQ31	DQ15	DQ7	DQ3
2B		95	VREFB2BN0	IO		DIFF RX 2B1n	No		CT43	DQ32	DQ16	DQ8	DQ4

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2B		94	VREFB2BNO	IO		DIFF_RX_2B1p	No		CV43	DQ32	DQ16	DQ8	DQ4
2B		93	VREFB2BNO	IO		DIFF_TX_2B1n	No		CR42	DQ32	DQ16	DQ8	DQ4
2B		92	VREFB2BNO	IO		DIFF_TX_2B1p	No		CU42	DQ32	DQ16	DQ8	DQ4
2B		91	VREFB2BNO	IO		DIFF_RX_2B2n	No		CT41	DQSn32	DQ16	DQ8	DQ4
2B		90	VREFB2BNO	IO		DIFF_RX_2B2p	No		CV41	DQ32	DQ16	DQ8	DQ4
2B		89	VREFB2BNO	IO		DIFF_TX_2B2n	No		CR40	DQSn32	DQSn16/CQn16	DQ8	DQ4
2B		88	VREFB2BNO	IO		DIFF_TX_2B2p	No		CU40	DQ33	DQSn16/CQ16	DQ8	DQ4
2B		87	VREFB2BNO	IO	CDR	DIFF_RX_2B3n	Yes		CT39	DQ33	DQ16	DQ8	DQ4
2B		86	VREFB2BNO	IO	CDR	DIFF_RX_2B3p	Yes		CV39	DQ33	DQ16	DQ8	DQ4
2B		85	VREFB2BNO	IO		DIFF_TX_2B3n	No		CR38	DQ33	DQ16	DQ8	DQ4
2B		84	VREFB2BNO	IO		DIFF_TX_2B3p	No		CU38	DQ33	DQ16	DQ8	DQ4
2B		83	VREFB2BNO	IO		DIFF_RX_2B4n	No		CY43	DQ34	DQ17	DQ8	DQ4
2B		82	VREFB2BNO	IO		DIFF_RX_2B4p	No		DB43	DQ34	DQ17	DQ8	DQ4
2B		81	VREFB2BNO	IO		DIFF_TX_2B4n	No		DA42	DQ34	DQ17	DQ8	DQ4
2B		80	VREFB2BNO	IO		DIFF_TX_2B4p	No		DC42	DQ34	DQ17	DQ8	DQ4
2B		79	VREFB2BNO	IO		DIFF_RX_2B5n	No		CY41	DQSn34	DQ17	DQ8	DQ4
2B		78	VREFB2BNO	IO		DIFF_RX_2B5p	No		DB41	DQ34	DQ17	DQ8	DQ4
2B		77	VREFB2BNO	IO	PLL_2B_T_CLKOUT1n	DIFF_TX_2B5n	No		DA40	DQSn35	DQSn17/CQn17	DQSn8/CQn8	DQ4
2B		76	VREFB2BNO	IO	PLL_2B_T_CLKOUT1p,PLL_2B_T_CLKOUT1,PLL_2B_T_FB1	DIFF_TX_2B5p	No		DC40	DQ35	DQSn17/CQ17	DQSn8/CQ8	DQ4
2B		75	VREFB2BNO	IO	CDR	DIFF_RX_2B6n	Yes		CY39	DQ35	DQ17	DQ8	DQ4
2B		74	VREFB2BNO	IO	RZQ_T_2B,CDR	DIFF_RX_2B6p	Yes		DB39	DQ35	DQ17	DQ8	DQ4
2B		73	VREFB2BNO	IO	CLK_T_2B_1n	DIFF_TX_2B6n	No		DA38	DQ35	DQ17	DQ8	DQ4
2B		72	VREFB2BNO	IO	CLK_T_2B_1p	DIFF_TX_2B6p	No		DC38	DQ35	DQ17	DQ8	DQ4
2B		71	VREFB2BNO	IO	CLK_T_2B_0n	DIFF_RX_2B7n	No		CR36	DQ36	DQ18	DQ9	DQ4
2B		70	VREFB2BNO	IO	CLK_T_2B_0p	DIFF_RX_2B7p	No		CU36	DQ36	DQ18	DQ9	DQ4
2B		69	VREFB2BNO	IO		DIFF_TX_2B7n	No		CT35	DQ36	DQ18	DQ9	DQ4
2B		68	VREFB2BNO	IO		DIFF_TX_2B7p	No		CV35	DQ36	DQ18	DQ9	DQ4
2B		67	VREFB2BNO	IO	PLL_2B_T_CLKOUT0n	DIFF_RX_2B8n	No		CR34	DQSn36	DQ18	DQ9	DQ4
2B		66	VREFB2BNO	IO	PLL_2B_T_CLKOUT0p,PLL_2B_T_CLKOUT0,PLL_2B_T_FB0	DIFF_RX_2B8p	No		CU34	DQ36	DQ18	DQ9	DQ4
2B		65	VREFB2BNO	IO		DIFF_TX_2B8n	No		CT33	DQSn37	DQSn18/CQn18	DQ9	DQ4
2B		64	VREFB2BNO	IO		DIFF_TX_2B8p	No		CV33	DQ37	DQSn18/CQ18	DQ9	DQ4
2B		63	VREFB2BNO	IO	CDR	DIFF_RX_2B9n	Yes		CR32	DQ37	DQ18	DQ9	DQ4
2B		62	VREFB2BNO	IO	CDR	DIFF_RX_2B9p	Yes		CU32	DQ37	DQ18	DQ9	DQ4
2B		61	VREFB2BNO	IO		DIFF_TX_2B9n	No		CT31	DQ37	DQ18	DQ9	DQ4
2B		60	VREFB2BNO	IO		DIFF_TX_2B9p	No		CV31	DQ37	DQ18	DQ9	DQ4
2B		59	VREFB2BNO	IO		DIFF_RX_2B10n	No		DA36	DQ38	DQ19	DQ9	DQ4
2B		58	VREFB2BNO	IO		DIFF_RX_2B10p	No		DC36	DQ38	DQ19	DQ9	DQ4
2B		57	VREFB2BNO	IO		DIFF_TX_2B10n	No		CY35	DQ38	DQ19	DQ9	DQ4
2B		56	VREFB2BNO	IO		DIFF_TX_2B10p	No		DB35	DQ38	DQ19	DQ9	DQ4
2B		55	VREFB2BNO	IO		DIFF_RX_2B11n	No		DA34	DQSn38	DQ19	DQ9	DQ4
2B		54	VREFB2BNO	IO		DIFF_RX_2B11p	No		DC34	DQ38	DQ19	DQ9	DQ4
2B		53	VREFB2BNO	IO		DIFF_TX_2B11n	No		CY33	DQSn39	DQSn19/CQn19	DQSn9/CQn9	DQ4
2B		52	VREFB2BNO	IO		DIFF_TX_2B11p	No		DB33	DQ39	DQSn19/CQ19	DQSn9/CQ9	DQ4
2B		51	VREFB2BNO	IO	CDR	DIFF_RX_2B12n	Yes		DA32	DQ39	DQ19	DQ9	DQ4
2B		50	VREFB2BNO	IO	CDR	DIFF_RX_2B12p	Yes		DC32	DQ39	DQ19	DQ9	DQ4
2B		49	VREFB2BNO	IO		DIFF_TX_2B12n	No		CY31	DQ39	DQ19	DQ9	DQ4
2B		48	VREFB2BNO	IO		DIFF_TX_2B12p	No		DB31	DQ39	DQ19	DQ9	DQ4
2B		47	VREFB2BNO	IO	CDR	DIFF_RX_2B13n	Yes		CF43	DQ40	DQ20	DQ10	DQ5
2B		46	VREFB2BNO	IO	CDR	DIFF_RX_2B13p	Yes		CH43	DQ40	DQ20	DQ10	DQ5
2B		45	VREFB2BNO	IO		DIFF_TX_2B13n	No		CE42	DQ40	DQ20	DQ10	DQ5
2B		44	VREFB2BNO	IO		DIFF_TX_2B13p	No		CG42	DQ40	DQ20	DQ10	DQ5
2B		43	VREFB2BNO	IO		DIFF_RX_2B14n	No		CF41	DQSn40	DQ20	DQ10	DQ5
2B		42	VREFB2BNO	IO		DIFF_RX_2B14p	No		CH41	DQ40	DQ20	DQ10	DQ5
2B		41	VREFB2BNO	IO		DIFF_TX_2B14n	No		CE40	DQSn41	DQSn20/CQn20	DQ10	DQ5
2B		40	VREFB2BNO	IO		DIFF_TX_2B14p	No		CG40	DQ41	DQSn20/CQ20	DQ10	DQ5
2B		39	VREFB2BNO	IO	CDR	DIFF_RX_2B15n	Yes		CF39	DQ41	DQ20	DQ10	DQ5
2B		38	VREFB2BNO	IO	CDR	DIFF_RX_2B15p	Yes		CH39	DQ41	DQ20	DQ10	DQ5
2B		37	VREFB2BNO	IO		DIFF_TX_2B15n	No		CE38	DQ41	DQ20	DQ10	DQ5
2B		36	VREFB2BNO	IO		DIFF_TX_2B15p	No		CG38	DQ41	DQ20	DQ10	DQ5
2B		35	VREFB2BNO	IO	CDR	DIFF_RX_2B16n	Yes		CK43	DQ42	DQ21	DQ10	DQ5
2B		34	VREFB2BNO	IO	CDR	DIFF_RX_2B16p	Yes		CM43	DQ42	DQ21	DQ10	DQ5
2B		33	VREFB2BNO	IO		DIFF_TX_2B16n	No		CL42	DQ42	DQ21	DQ10	DQ5
2B		32	VREFB2BNO	IO		DIFF_TX_2B16p	No		CN42	DQ42	DQ21	DQ10	DQ5
2B		31	VREFB2BNO	IO		DIFF_RX_2B17n	No		CK41	DQSn42	DQ21	DQ10	DQ5
2B		30	VREFB2BNO	IO		DIFF_RX_2B17p	No		CM41	DQ42	DQ21	DQ10	DQ5
2B		29	VREFB2BNO	IO	PLL_2B_B_CLKOUT1n	DIFF_TX_2B17n	No		CL40	DQSn43	DQSn21/CQn21	DQSn10/CQn10	DQ5
2B		28	VREFB2BNO	IO	PLL_2B_B_CLKOUT1p,PLL_2B_B_CLKOUT1,PLL_2B_B_FB1	DIFF_TX_2B17p	No		CN40	DQ43	DQSn21/CQ21	DQSn10/CQ10	DQ5
2B		27	VREFB2BNO	IO	CDR	DIFF_RX_2B18n	Yes		CK39	DQ43	DQ21	DQ10	DQ5
2B		26	VREFB2BNO	IO	RZQ_B_2B,CDR	DIFF_RX_2B18p	Yes		CM39	DQ43	DQ21	DQ10	DQ5
2B		25	VREFB2BNO	IO	CLK_B_2B_1n	DIFF_TX_2B18n	No		CL38	DQ43	DQ21	DQ10	DQ5
2B		24	VREFB2BNO	IO	CLK_B_2B_1p	DIFF_TX_2B18p	No		CN38	DQ43	DQ21	DQ10	DQ5
2B		23	VREFB2BNO	IO	CLK_B_2B_0n,CDR	DIFF_RX_2B19n	Yes		CE36	DQ44	DQ22	DQ11	DQ5
2B		22	VREFB2BNO	IO	CLK_B_2B_0p,CDR	DIFF_RX_2B19p	Yes		CG36	DQ44	DQ22	DQ11	DQ5
2B		21	VREFB2BNO	IO		DIFF_TX_2B19n	No		CF35	DQ44	DQ22	DQ11	DQ5

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2B		20	VREFB2BNO	IO		DIFF TX 2B19p	No		CH35	DQ44	DQ22	DQ11	DQ5
2B		19	VREFB2BNO	IO	PLL_2B_B_CLKOUT0n	DIFF RX 2B20n	No		CE34	DQSn44	DQ22	DQ11	DQ5
2B		18	VREFB2BNO	IO	PLL_2B_B_CLKOUT0p,PLL_2B_B_CLKOUT0,PLL_2B_B_F80	DIFF RX 2B20p	No		CG34	DQ544	DQ22	DQ11	DQ5
2B		17	VREFB2BNO	IO		DIFF TX 2B20n	No		CF33	DQSn45	DQSn22/CQn22	DQ11	DQSn5/CQn5
2B		16	VREFB2BNO	IO		DIFF TX 2B20p	No		CH33	DQ545	DQSn22/CQ22	DQ11	DQSn5/CQ5
2B		15	VREFB2BNO	IO	CDR	DIFF RX 2B21n	Yes		CE32	DQ45	DQ22	DQ11	DQ5
2B		14	VREFB2BNO	IO	CDR	DIFF RX 2B21p	Yes		CG32	DQ45	DQ22	DQ11	DQ5
2B		13	VREFB2BNO	IO		DIFF TX 2B21n	No		CF31	DQ45	DQ22	DQ11	DQ5
2B		12	VREFB2BNO	IO		DIFF TX 2B21p	No		CH31	DQ45	DQ22	DQ11	DQ5
2B		11	VREFB2BNO	IO	CDR	DIFF RX 2B22n	Yes		CL36	DQ46	DQ23	DQ11	DQ5
2B		10	VREFB2BNO	IO	CDR	DIFF RX 2B22p	Yes		CN36	DQ46	DQ23	DQ11	DQ5
2B		9	VREFB2BNO	IO		DIFF TX 2B22n	No		CK35	DQ46	DQ23	DQ11	DQ5
2B		8	VREFB2BNO	IO		DIFF TX 2B22p	No		CM35	DQ46	DQ23	DQ11	DQ5
2B		7	VREFB2BNO	IO		DIFF RX 2B23n	No		CL34	DQSn46	DQ23	DQ11	DQ5
2B		6	VREFB2BNO	IO		DIFF RX 2B23p	No		CN34	DQ546	DQ23	DQ11	DQ5
2B		5	VREFB2BNO	IO		DIFF TX 2B23n	No		CK33	DQSn47	DQSn23/CQn23	DQSn11/CQn11	DQ5
2B		4	VREFB2BNO	IO		DIFF TX 2B23p	No		CM33	DQ547	DQSn23/CQ23	DQSn11/CQ11	DQ5
2B		3	VREFB2BNO	IO	CDR	DIFF RX 2B24n	Yes		CL32	DQ47	DQ23	DQ11	DQ5
2B		2	VREFB2BNO	IO	CDR	DIFF RX 2B24p	Yes		CN32	DQ47	DQ23	DQ11	DQ5
2B		1	VREFB2BNO	IO		DIFF TX 2B24n	No		CK31	DQ47	DQ23	DQ11	DQ5
2B		0	VREFB2BNO	IO		DIFF TX 2B24p	No		CM31	DQ47	DQ23	DQ11	DQ5
2A		95	VREFB2ANO	IO		DIFF RX 2A1n	No		CT57	DQ48	DQ24	DQ12	DQ6
2A		94	VREFB2ANO	IO		DIFF RX 2A1p	No		CV57	DQ48	DQ24	DQ12	DQ6
2A		93	VREFB2ANO	IO		DIFF TX 2A1n	No		CR56	DQ48	DQ24	DQ12	DQ6
2A		92	VREFB2ANO	IO		DIFF TX 2A1p	No		CU56	DQ48	DQ24	DQ12	DQ6
2A		91	VREFB2ANO	IO		DIFF RX 2A2n	No		CT55	DQSn48	DQ24	DQ12	DQ6
2A		90	VREFB2ANO	IO		DIFF RX 2A2p	No		CV55	DQ548	DQ24	DQ12	DQ6
2A		89	VREFB2ANO	IO		DIFF TX 2A2n	No		CR54	DQSn49	DQSn24/CQn24	DQ12	DQ6
2A		88	VREFB2ANO	IO		DIFF TX 2A2p	No		CU54	DQ549	DQSn24/CQ24	DQ12	DQ6
2A		87	VREFB2ANO	IO	CDR	DIFF RX 2A3n	Yes		CT53	DQ49	DQ24	DQ12	DQ6
2A		86	VREFB2ANO	IO	CDR	DIFF RX 2A3p	Yes		CV53	DQ49	DQ24	DQ12	DQ6
2A		85	VREFB2ANO	IO		DIFF TX 2A3n	No		CR52	DQ49	DQ24	DQ12	DQ6
2A		84	VREFB2ANO	IO		DIFF TX 2A3p	No		CU52	DQ49	DQ24	DQ12	DQ6
2A		83	VREFB2ANO	IO		DIFF RX 2A4n	No		CY57	DQ50	DQ25	DQ12	DQ6
2A		82	VREFB2ANO	IO		DIFF RX 2A4p	No		DB57	DQ50	DQ25	DQ12	DQ6
2A		81	VREFB2ANO	IO		DIFF TX 2A4n	No		DA56	DQ50	DQ25	DQ12	DQ6
2A		80	VREFB2ANO	IO		DIFF TX 2A4p	No		DC56	DQ50	DQ25	DQ12	DQ6
2A		79	VREFB2ANO	IO		DIFF RX 2A5n	No		CY55	DQSn50	DQ25	DQ12	DQ6
2A		78	VREFB2ANO	IO		DIFF RX 2A5p	No		DB55	DQSn50	DQ25	DQ12	DQ6
2A		77	VREFB2ANO	IO	PLL_2A_T_CLKOUT1n	DIFF TX 2A5n	No		DA54	DQSn51	DQSn25/CQn25	DQSn12/CQn12	DQ6
2A		76	VREFB2ANO	IO	PLL_2A_T_CLKOUT1p,PLL_2A_T_CLKOUT1,PLL_2A_T_F81	DIFF TX 2A5p	No		DC54	DQSn51	DQSn25/CQ25	DQSn12/CQ12	DQ6
2A		75	VREFB2ANO	IO	CDR	DIFF RX 2A6n	Yes		CY53	DQ51	DQ25	DQ12	DQ6
2A		74	VREFB2ANO	IO	RZQ_T_2A,CDR	DIFF RX 2A6p	Yes		DB53	DQ51	DQ25	DQ12	DQ6
2A		73	VREFB2ANO	IO	CLK_T_2A_1n	DIFF TX 2A6n	No		DA52	DQ51	DQ25	DQ12	DQ6
2A		72	VREFB2ANO	IO	CLK_T_2A_1p	DIFF TX 2A6p	No		DC52	DQ51	DQ25	DQ12	DQ6
2A		71	VREFB2ANO	IO	CLK_T_2A_0n	DIFF RX 2A7n	No		CR50	DQ52	DQ26	DQ13	DQ6
2A		70	VREFB2ANO	IO	CLK_T_2A_0p	DIFF RX 2A7p	No		CU50	DQ52	DQ26	DQ13	DQ6
2A		69	VREFB2ANO	IO		DIFF TX 2A7n	No		CT49	DQ52	DQ26	DQ13	DQ6
2A		68	VREFB2ANO	IO		DIFF TX 2A7p	No		CV49	DQ52	DQ26	DQ13	DQ6
2A		67	VREFB2ANO	IO	PLL_2A_T_CLKOUT0n	DIFF RX 2A8n	No		CR48	DQSn52	DQ26	DQ13	DQ6
2A		66	VREFB2ANO	IO	PLL_2A_T_CLKOUT0p,PLL_2A_T_CLKOUT0,PLL_2A_T_F80	DIFF RX 2A8p	No		CU48	DQSn52	DQ26	DQ13	DQ6
2A		65	VREFB2ANO	IO		DIFF TX 2A8n	No		CT47	DQSn53	DQSn26/CQn26	DQ13	DQSn6/CQn6
2A		64	VREFB2ANO	IO		DIFF TX 2A8p	No		CV47	DQSn53	DQSn26/CQ26	DQ13	DQSn6/CQ6
2A		63	VREFB2ANO	IO	CDR	DIFF RX 2A9n	Yes		CR46	DQ53	DQ26	DQ13	DQ6
2A		62	VREFB2ANO	IO	CDR	DIFF RX 2A9p	Yes		CU46	DQ53	DQ26	DQ13	DQ6
2A		61	VREFB2ANO	IO		DIFF TX 2A9n	No		CT45	DQ53	DQ26	DQ13	DQ6
2A		60	VREFB2ANO	IO		DIFF TX 2A9p	No		CV45	DQ53	DQ26	DQ13	DQ6
2A		59	VREFB2ANO	IO		DIFF RX 2A10n	No		DA50	DQ54	DQ27	DQ13	DQ6
2A		58	VREFB2ANO	IO		DIFF RX 2A10p	No		DC50	DQ54	DQ27	DQ13	DQ6
2A		57	VREFB2ANO	IO		DIFF TX 2A10n	No		CY49	DQ54	DQ27	DQ13	DQ6
2A		56	VREFB2ANO	IO		DIFF TX 2A10p	No		DB49	DQ54	DQ27	DQ13	DQ6
2A		55	VREFB2ANO	IO		DIFF RX 2A11n	No		DA48	DQSn54	DQ27	DQ13	DQ6
2A		54	VREFB2ANO	IO		DIFF RX 2A11p	No		DC48	DQSn54	DQ27	DQ13	DQ6
2A		53	VREFB2ANO	IO		DIFF TX 2A11n	No		CY47	DQSn55	DQSn27/CQn27	DQSn13/CQn13	DQ6
2A		52	VREFB2ANO	IO		DIFF TX 2A11p	No		DB47	DQSn55	DQSn27/CQ27	DQSn13/CQ13	DQ6
2A		51	VREFB2ANO	IO	CDR	DIFF RX 2A12n	Yes		DA46	DQ55	DQ27	DQ13	DQ6
2A		50	VREFB2ANO	IO	CDR	DIFF RX 2A12p	Yes		DC46	DQ55	DQ27	DQ13	DQ6
2A		49	VREFB2ANO	IO		DIFF TX 2A12n	No		CY45	DQ55	DQ27	DQ13	DQ6
2A		48	VREFB2ANO	IO		DIFF TX 2A12p	No		DB45	DQ55	DQ27	DQ13	DQ6
2A		47	VREFB2ANO	IO	CDR	DIFF RX 2A13n	Yes		CF57	DQ56	DQ28	DQ14	DQ7
2A		46	VREFB2ANO	IO	CDR	DIFF RX 2A13p	Yes		CH57	DQ56	DQ28	DQ14	DQ7
2A		45	VREFB2ANO	IO		DIFF TX 2A13n	No		CE56	DQ56	DQ28	DQ14	DQ7
2A		44	VREFB2ANO	IO		DIFF TX 2A13p	No		CG56	DQ56	DQ28	DQ14	DQ7
2A		43	VREFB2ANO	IO		DIFF RX 2A14n	No		CF55	DQSn56	DQ28	DQ14	DQ7

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
2A		42	VREFB2ANO	IO		DIFF_RX_2A14p	No		CH55	DQ556	DQ28	DQ14	DQ7
2A		41	VREFB2ANO	IO		DIFF_TX_2A14n	No		CE54	DQ557	DQ528/CQn28	DQ14	DQ7
2A		40	VREFB2ANO	IO		DIFF_TX_2A14p	No		CG54	DQ557	DQ528/CQ28	DQ14	DQ7
2A		39	VREFB2ANO	IO	CDR	DIFF_RX_2A15n	Yes		CF53	DQ57	DQ28	DQ14	DQ7
2A		38	VREFB2ANO	IO	CDR	DIFF_RX_2A15p	Yes		CH53	DQ57	DQ28	DQ14	DQ7
2A		37	VREFB2ANO	IO		DIFF_TX_2A15n	No		CE52	DQ57	DQ28	DQ14	DQ7
2A		36	VREFB2ANO	IO		DIFF_TX_2A15p	No		CG52	DQ57	DQ28	DQ14	DQ7
2A		35	VREFB2ANO	IO	CDR	DIFF_RX_2A16n	Yes		CK57	DQ58	DQ29	DQ14	DQ7
2A		34	VREFB2ANO	IO	CDR	DIFF_RX_2A16p	Yes		CM57	DQ58	DQ29	DQ14	DQ7
2A		33	VREFB2ANO	IO		DIFF_TX_2A16n	No		CL56	DQ58	DQ29	DQ14	DQ7
2A		32	VREFB2ANO	IO		DIFF_TX_2A16p	No		CN56	DQ58	DQ29	DQ14	DQ7
2A		31	VREFB2ANO	IO		DIFF_RX_2A17n	No		CK55	DQ558	DQ29	DQ14	DQ7
2A		30	VREFB2ANO	IO		DIFF_RX_2A17p	No		CM55	DQ558	DQ29	DQ14	DQ7
2A		29	VREFB2ANO	IO	PLL_2A_B_CLKOUT1n	DIFF_TX_2A17n	No		CL54	DQ559	DQ529/CQn29	DQ514/CQn14	DQ7
2A		28	VREFB2ANO	IO	PLL_2A_B_CLKOUT1p,PLL_2A_B_CLKOUT1,PLL_2A_B_FB1	DIFF_TX_2A17p	No		CN54	DQ559	DQ529/CQ29	DQ514/CQ14	DQ7
2A		27	VREFB2ANO	IO	CDR	DIFF_RX_2A18n	Yes		CK53	DQ59	DQ29	DQ14	DQ7
2A		26	VREFB2ANO	IO	RZQ_B_2A,CDR	DIFF_RX_2A18p	Yes		CM53	DQ59	DQ29	DQ14	DQ7
2A		25	VREFB2ANO	IO	CLK_B_2A_1n	DIFF_TX_2A18n	No		CL52	DQ59	DQ29	DQ14	DQ7
2A		24	VREFB2ANO	IO	CLK_B_2A_1p	DIFF_TX_2A18p	No		CN52	DQ59	DQ29	DQ14	DQ7
2A		23	VREFB2ANO	IO	CLK_B_2A_0n,CDR	DIFF_RX_2A19n	Yes		CE50	DQ60	DQ30	DQ15	DQ7
2A		22	VREFB2ANO	IO	CLK_B_2A_0p,CDR	DIFF_RX_2A19p	Yes		CG50	DQ60	DQ30	DQ15	DQ7
2A		21	VREFB2ANO	IO		DIFF_TX_2A19n	No		CF49	DQ60	DQ30	DQ15	DQ7
2A		20	VREFB2ANO	IO		DIFF_TX_2A19p	No		CH49	DQ60	DQ30	DQ15	DQ7
2A		19	VREFB2ANO	IO	PLL_2A_B_CLKOUT0n	DIFF_RX_2A20n	No		CE48	DQ560	DQ30	DQ15	DQ7
2A		18	VREFB2ANO	IO	PLL_2A_B_CLKOUT0p,PLL_2A_B_CLKOUT0,PLL_2A_B_FB0	DIFF_RX_2A20p	No		CG48	DQ560	DQ30	DQ15	DQ7
2A		17	VREFB2ANO	IO		DIFF_TX_2A20n	No		CF47	DQ561	DQ530/CQn30	DQ15	DQ57/CQn7
2A		16	VREFB2ANO	IO		DIFF_TX_2A20p	No		CH47	DQ561	DQ530/CQ30	DQ15	DQ57/CQ7
2A		15	VREFB2ANO	IO	CDR	DIFF_RX_2A21n	Yes		CE46	DQ61	DQ30	DQ15	DQ7
2A		14	VREFB2ANO	IO	CDR	DIFF_RX_2A21p	Yes		CG46	DQ61	DQ30	DQ15	DQ7
2A		13	VREFB2ANO	IO		DIFF_TX_2A21n	No		CF45	DQ61	DQ30	DQ15	DQ7
2A		12	VREFB2ANO	IO		DIFF_TX_2A21p	No		CH45	DQ61	DQ30	DQ15	DQ7
2A		11	VREFB2ANO	IO	CDR	DIFF_RX_2A22n	Yes		CL50	DQ62	DQ31	DQ15	DQ7
2A		10	VREFB2ANO	IO	CDR	DIFF_RX_2A22p	Yes		CN50	DQ62	DQ31	DQ15	DQ7
2A		9	VREFB2ANO	IO		DIFF_TX_2A22n	No		CK49	DQ62	DQ31	DQ15	DQ7
2A		8	VREFB2ANO	IO		DIFF_TX_2A22p	No		CM49	DQ62	DQ31	DQ15	DQ7
2A		7	VREFB2ANO	IO		DIFF_RX_2A23n	No		CL48	DQ562	DQ31	DQ15	DQ7
2A		6	VREFB2ANO	IO		DIFF_RX_2A23p	No		CN48	DQ562	DQ31	DQ15	DQ7
2A		5	VREFB2ANO	IO		DIFF_TX_2A23n	No		CK47	DQ563	DQ531/CQn31	DQ515/CQn15	DQ7
2A		4	VREFB2ANO	IO		DIFF_TX_2A23p	No		CM47	DQ563	DQ531/CQ31	DQ515/CQ15	DQ7
2A		3	VREFB2ANO	IO	CDR	DIFF_RX_2A24n	Yes		CL46	DQ63	DQ31	DQ15	DQ7
2A		2	VREFB2ANO	IO	CDR	DIFF_RX_2A24p	Yes		CN46	DQ63	DQ31	DQ15	DQ7
2A		1	VREFB2ANO	IO		DIFF_TX_2A24n	No		CK45	DQ63	DQ31	DQ15	DQ7
2A		0	VREFB2ANO	IO		DIFF_TX_2A24p	No		CM45	DQ63	DQ31	DQ15	DQ7
3D		95	VREFB3DNO	IO		DIFF_RX_3D1n	No		H5	DQ64	DQ32	DQ16	DQ8
3D		94	VREFB3DNO	IO		DIFF_RX_3D1p	No		F5	DQ64	DQ32	DQ16	DQ8
3D		93	VREFB3DNO	IO		DIFF_TX_3D1n	No		J6	DQ64	DQ32	DQ16	DQ8
3D		92	VREFB3DNO	IO		DIFF_TX_3D1p	No		G6	DQ64	DQ32	DQ16	DQ8
3D		91	VREFB3DNO	IO		DIFF_RX_3D2n	No		H7	DQ564	DQ32	DQ16	DQ8
3D		90	VREFB3DNO	IO		DIFF_RX_3D2p	No		F7	DQ564	DQ32	DQ16	DQ8
3D		89	VREFB3DNO	IO		DIFF_TX_3D2n	No		J8	DQ565	DQ532/CQn32	DQ16	DQ8
3D		88	VREFB3DNO	IO		DIFF_TX_3D2p	No		G8	DQ565	DQ532/CQ32	DQ16	DQ8
3D		87	VREFB3DNO	IO	CDR	DIFF_RX_3D3n	Yes		H9	DQ65	DQ32	DQ16	DQ8
3D		86	VREFB3DNO	IO	CDR	DIFF_RX_3D3p	Yes		F9	DQ65	DQ32	DQ16	DQ8
3D		85	VREFB3DNO	IO		DIFF_TX_3D3n	No		J10	DQ65	DQ32	DQ16	DQ8
3D		84	VREFB3DNO	IO		DIFF_TX_3D3p	No		G10	DQ65	DQ32	DQ16	DQ8
3D		83	VREFB3DNO	IO		DIFF_RX_3D4n	No		D5	DQ66	DQ33	DQ16	DQ8
3D		82	VREFB3DNO	IO		DIFF_RX_3D4p	No		B5	DQ66	DQ33	DQ16	DQ8
3D		81	VREFB3DNO	IO		DIFF_TX_3D4n	No		C6	DQ66	DQ33	DQ16	DQ8
3D		80	VREFB3DNO	IO		DIFF_TX_3D4p	No		A6	DQ66	DQ33	DQ16	DQ8
3D		79	VREFB3DNO	IO		DIFF_RX_3D5n	No		D7	DQ566	DQ33	DQ16	DQ8
3D		78	VREFB3DNO	IO		DIFF_RX_3D5p	No		B7	DQ566	DQ33	DQ16	DQ8
3D		77	VREFB3DNO	IO	PLL_3D_T_CLKOUT1n	DIFF_TX_3D5n	No		C8	DQ567	DQ533/CQn33	DQ516/CQn16	DQ8
3D		76	VREFB3DNO	IO	PLL_3D_T_CLKOUT1p,PLL_3D_T_CLKOUT1,PLL_3D_T_FB1	DIFF_TX_3D5p	No		A8	DQ567	DQ533/CQ33	DQ516/CQ16	DQ8
3D		75	VREFB3DNO	IO	CDR	DIFF_RX_3D6n	Yes		D9	DQ67	DQ33	DQ16	DQ8
3D		74	VREFB3DNO	IO	RZQ_T_3D,CDR	DIFF_RX_3D6p	Yes		B9	DQ67	DQ33	DQ16	DQ8
3D		73	VREFB3DNO	IO	CLK_T_3D_1n	DIFF_TX_3D6n	No		C10	DQ67	DQ33	DQ16	DQ8
3D		72	VREFB3DNO	IO	CLK_T_3D_1p	DIFF_TX_3D6p	No		A10	DQ67	DQ33	DQ16	DQ8
3D		71	VREFB3DNO	IO	CLK_T_3D_0n	DIFF_RX_3D7n	No		J12	DQ68	DQ34	DQ17	DQ8
3D		70	VREFB3DNO	IO	CLK_T_3D_0p	DIFF_RX_3D7p	No		G12	DQ68	DQ34	DQ17	DQ8
3D		69	VREFB3DNO	IO		DIFF_TX_3D7n	No		H13	DQ68	DQ34	DQ17	DQ8
3D		68	VREFB3DNO	IO		DIFF_TX_3D7p	No		F13	DQ68	DQ34	DQ17	DQ8
3D		67	VREFB3DNO	IO	PLL_3D_T_CLKOUT0n	DIFF_RX_3D8n	No		J14	DQ568	DQ34	DQ17	DQ8
3D		66	VREFB3DNO	IO	PLL_3D_T_CLKOUT0p,PLL_3D_T_CLKOUT0,PLL_3D_T_FB0	DIFF_RX_3D8p	No		G14	DQ568	DQ34	DQ17	DQ8
3D		65	VREFB3DNO	IO		DIFF_TX_3D8n	No		H15	DQ569	DQ534/CQn34	DQ17	DQ5n8/CQn8

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36	
3D		64	VREFB3DN0	IO		DIFF TX 3D08p	No		F15	DQ569	DQS34/CQ34	DQ17	DQ58/CQ8	
3D		63	VREFB3DN0	IO	CDR	DIFF RX 3D09n	Yes		J16	DQ69	DQ34	DQ17	DQ8	
3D		62	VREFB3DN0	IO	CDR	DIFF RX 3D09p	Yes		G16	DQ69	DQ34	DQ17	DQ8	
3D		61	VREFB3DN0	IO		DIFF TX 3D09n	No		H17	DQ69	DQ34	DQ17	DQ8	
3D		60	VREFB3DN0	IO		DIFF TX 3D09p	No		F17	DQ69	DQ34	DQ17	DQ8	
3D		59	VREFB3DN0	IO		DIFF RX 3D10n	No		C12	DQ70	DQ35	DQ17	DQ8	
3D		58	VREFB3DN0	IO		DIFF RX 3D10p	No		A12	DQ70	DQ35	DQ17	DQ8	
3D		57	VREFB3DN0	IO		DIFF TX 3D10n	No		D13	DQ70	DQ35	DQ17	DQ8	
3D		56	VREFB3DN0	IO		DIFF TX 3D10p	No		B13	DQ70	DQ35	DQ17	DQ8	
3D		55	VREFB3DN0	IO		DIFF RX 3D11n	No		C14	DQn70	DQ35	DQ17	DQ8	
3D		54	VREFB3DN0	IO		DIFF RX 3D11p	No		A14	DQ570	DQ35	DQ17	DQ8	
3D		53	VREFB3DN0	IO		DIFF TX 3D11n	No		D15	DQn71	DQ5n35/CQn35	DQ5n17/CQn17	DQ8	
3D		52	VREFB3DN0	IO		DIFF TX 3D11p	No		B15	DQ571	DQ535/CQ35	DQ517/CQ17	DQ8	
3D		51	VREFB3DN0	IO	CDR	DIFF RX 3D12n	Yes		C16	DQ71	DQ35	DQ17	DQ8	
3D		50	VREFB3DN0	IO	CDR	DIFF RX 3D12p	Yes		A16	DQ71	DQ35	DQ17	DQ8	
3D		49	VREFB3DN0	IO		DIFF TX 3D12n	No		D17	DQ71	DQ35	DQ17	DQ8	
3D		48	VREFB3DN0	IO		DIFF TX 3D12p	No		B17	DQ71	DQ35	DQ17	DQ8	
3D		47	VREFB3DN0	IO	CDR	DIFF RX 3D13n	Yes		V5	DQ72	DQ36	DQ18	DQ9	
3D		46	VREFB3DN0	IO	CDR	DIFF RX 3D13p	Yes		T5	DQ72	DQ36	DQ18	DQ9	
3D		45	VREFB3DN0	IO		DIFF TX 3D13n	No		W6	DQ72	DQ36	DQ18	DQ9	
3D		44	VREFB3DN0	IO		DIFF TX 3D13p	No		U6	DQ72	DQ36	DQ18	DQ9	
3D		43	VREFB3DN0	IO		DIFF RX 3D14n	No		V7	DQn72	DQ36	DQ18	DQ9	
3D		42	VREFB3DN0	IO		DIFF RX 3D14p	No		T7	DQ572	DQ36	DQ18	DQ9	
3D		41	VREFB3DN0	IO		DIFF TX 3D14n	No		W8	DQn73	DQ5n36/CQn36	DQ18	DQ9	
3D		40	VREFB3DN0	IO		DIFF TX 3D14p	No		U8	DQ573	DQ536/CQ36	DQ18	DQ9	
3D		39	VREFB3DN0	IO	CDR	DIFF RX 3D15n	Yes		V9	DQ73	DQ36	DQ18	DQ9	
3D		38	VREFB3DN0	IO	CDR	DIFF RX 3D15p	Yes		T9	DQ73	DQ36	DQ18	DQ9	
3D		37	VREFB3DN0	IO		DIFF TX 3D15n	No		W10	DQ73	DQ36	DQ18	DQ9	
3D		36	VREFB3DN0	IO		DIFF TX 3D15p	No		U10	DQ73	DQ36	DQ18	DQ9	
3D		35	VREFB3DN0	IO	CDR	DIFF RX 3D16n	Yes		P5	DQ74	DQ37	DQ18	DQ9	
3D		34	VREFB3DN0	IO	CDR	DIFF RX 3D16p	Yes		M5	DQ74	DQ37	DQ18	DQ9	
3D		33	VREFB3DN0	IO		DIFF TX 3D16n	No		N6	DQ74	DQ37	DQ18	DQ9	
3D		32	VREFB3DN0	IO		DIFF TX 3D16p	No		L6	DQ74	DQ37	DQ18	DQ9	
3D		31	VREFB3DN0	IO		DIFF RX 3D17n	No		P7	DQn74	DQ37	DQ18	DQ9	
3D		30	VREFB3DN0	IO		DIFF RX 3D17p	No		M7	DQ574	DQ37	DQ18	DQ9	
3D		29	VREFB3DN0	IO		DIFF TX 3D17n	No		N8	DQn75	DQ5n37/CQn37	DQ5n18/CQn18	DQ9	
3D		28	VREFB3DN0	IO		PLL 3D B CLKOUT1n								
3D		28	VREFB3DN0	IO		PLL 3D B CLKOUT1p,PLL 3D B CLKOUT1,PLL 3D B FB1								
3D		27	VREFB3DN0	IO	CDR	DIFF RX 3D18n	Yes		P9	DQ75	DQ37	DQ18	DQ9	
3D		26	VREFB3DN0	IO	RZQ B 3D_CDR	DIFF RX 3D18p	Yes		M9	DQ75	DQ37	DQ18	DQ9	
3D		25	VREFB3DN0	IO	CLK B 3D 1n	CLK TX 3D18n	No		N10	DQ75	DQ37	DQ18	DQ9	
3D		24	VREFB3DN0	IO	CLK B 3D 1p	DIFF TX 3D18p	No		L10	DQ75	DQ37	DQ18	DQ9	
3D		23	VREFB3DN0	IO	CLK B 3D 0n_CDR	DIFF RX 3D19n	Yes		W12	DQ76	DQ38	DQ19	DQ9	
3D		22	VREFB3DN0	IO	CLK B 3D 0p_CDR	DIFF RX 3D19p	Yes		U12	DQ76	DQ38	DQ19	DQ9	
3D		21	VREFB3DN0	IO		DIFF TX 3D19n	No		V13	DQ76	DQ38	DQ19	DQ9	
3D		20	VREFB3DN0	IO		DIFF TX 3D19p	No		T13	DQ76	DQ38	DQ19	DQ9	
3D		19	VREFB3DN0	IO		PLL 3D B CLKOUT0n								
3D		19	VREFB3DN0	IO		DIFF RX 3D20n	No		W14	DQn76	DQ38	DQ19	DQ9	
3D		18	VREFB3DN0	IO		PLL 3D B CLKOUT0p,PLL 3D B CLKOUT0,PLL 3D B FB0								
3D		18	VREFB3DN0	IO		DIFF RX 3D20p	No		U14	DQ576	DQ38	DQ19	DQ9	
3D		17	VREFB3DN0	IO		DIFF TX 3D20n	No		V15	DQn77	DQ5n38/CQn38	DQ19	DQ5n9/CQn9	
3D		16	VREFB3DN0	IO		DIFF TX 3D20p	No		T15	DQ577	DQ538/CQ38	DQ19	DQ59/CQ9	
3D		15	VREFB3DN0	IO	CDR	DIFF RX 3D21n	Yes		W16	DQ77	DQ38	DQ19	DQ9	
3D		14	VREFB3DN0	IO	CDR	DIFF RX 3D21p	Yes		U16	DQ77	DQ38	DQ19	DQ9	
3D		13	VREFB3DN0	IO		DIFF TX 3D21n	No		V17	DQ77	DQ38	DQ19	DQ9	
3D		12	VREFB3DN0	IO		DIFF TX 3D21p	No		T17	DQ77	DQ38	DQ19	DQ9	
3D		11	VREFB3DN0	IO	CDR	DIFF RX 3D22n	Yes		N12	DQ78	DQ39	DQ19	DQ9	
3D		10	VREFB3DN0	IO	CDR	DIFF RX 3D22p	Yes		L12	DQ78	DQ39	DQ19	DQ9	
3D		9	VREFB3DN0	IO		DIFF TX 3D22n	No		P13	DQ78	DQ39	DQ19	DQ9	
3D		8	VREFB3DN0	IO		DIFF TX 3D22p	No		M13	DQ78	DQ39	DQ19	DQ9	
3D		7	VREFB3DN0	IO		DIFF RX 3D23n	No		N14	DQn78	DQ39	DQ19	DQ9	
3D		6	VREFB3DN0	IO		DIFF RX 3D23p	No		L14	DQ578	DQ39	DQ19	DQ9	
3D		5	VREFB3DN0	IO		DIFF TX 3D23n	No		P15	DQn79	DQ5n39/CQn39	DQ5n19/CQn19	DQ9	
3D		4	VREFB3DN0	IO		DIFF TX 3D23p	No		M15	DQ579	DQ539/CQ39	DQ519/CQ19	DQ9	
3D		3	VREFB3DN0	IO	CDR	DIFF RX 3D24n	Yes		N16	DQ79	DQ39	DQ19	DQ9	
3D		2	VREFB3DN0	IO	CDR	DIFF RX 3D24p	Yes		L16	DQ79	DQ39	DQ19	DQ9	
3D		1	VREFB3DN0	IO		DIFF TX 3D24n	No		P17	DQ79	DQ39	DQ19	DQ9	
3D		0	VREFB3DN0	IO		DIFF TX 3D24p	No		M17	DQ79	DQ39	DQ19	DQ9	
3C		95	VREFB3CN0	IO		DIFF RX 3C1n	No		H19	DQ80	DQ40	DQ20	DQ10	
3C		94	VREFB3CN0	IO		DIFF RX 3C1p	No		F19	DQ80	DQ40	DQ20	DQ10	
3C		93	VREFB3CN0	IO		DIFF TX 3C1n	No		J20	DQ80	DQ40	DQ20	DQ10	
3C		92	VREFB3CN0	IO		DIFF TX 3C1p	No		G20	DQ80	DQ40	DQ20	DQ10	
3C		91	VREFB3CN0	IO		DIFF RX 3C2n	No		H21	DQn80	DQ40	DQ20	DQ10	
3C		90	VREFB3CN0	IO		DIFF RX 3C2p	No		F21	DQ580	DQ40	DQ20	DQ10	
3C		89	VREFB3CN0	IO		DIFF TX 3C2n	No		J22	DQn81	DQ5n40/CQn40	DQ20	DQ10	
3C		88	VREFB3CN0	IO		DIFF TX 3C2p	No		G22	DQ581	DQ540/CQ40	DQ20	DQ10	
3C		87	VREFB3CN0	IO	CDR	DIFF RX 3C3n	Yes		H23	DQ81	DQ40	DQ20	DQ10	



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3C		86	VREFB3CN0	IO	CDR	DIFF_RX_3C3p	Yes		F23	DQ81	DQ40	DQ20	DQ10
3C		85	VREFB3CN0	IO		DIFF_TX_3C3n	No		J24	DQ81	DQ40	DQ20	DQ10
3C		84	VREFB3CN0	IO		DIFF_TX_3C3p	No		G24	DQ81	DQ40	DQ20	DQ10
3C		83	VREFB3CN0	IO		DIFF_RX_3C4n	No		D19	DQ82	DQ41	DQ20	DQ10
3C		82	VREFB3CN0	IO		DIFF_RX_3C4p	No		B19	DQ82	DQ41	DQ20	DQ10
3C		81	VREFB3CN0	IO		DIFF_TX_3C4n	No		C20	DQ82	DQ41	DQ20	DQ10
3C		80	VREFB3CN0	IO		DIFF_TX_3C4p	No		A20	DQ82	DQ41	DQ20	DQ10
3C		79	VREFB3CN0	IO		DIFF_RX_3C5n	No		D21	DQ82	DQ41	DQ20	DQ10
3C		78	VREFB3CN0	IO		DIFF_RX_3C5p	No		B21	DQ82	DQ41	DQ20	DQ10
3C		77	VREFB3CN0	IO	PLL_3C_T_CLKOUT1n	DIFF_TX_3C5n	No		C22	DQ83	DQ41/CQn41	DQ520/CQn20	DQ10
3C		76	VREFB3CN0	IO	PLL_3C_T_CLKOUT1p,PLL_3C_T_CLKOUT1,PLL_3C_T_FB1	DIFF_TX_3C5p	No		A22	DQ83	DQ541/CQ41	DQ520/CQ20	DQ10
3C		75	VREFB3CN0	IO	CDR	DIFF_RX_3C6n	Yes		D23	DQ83	DQ41	DQ20	DQ10
3C		74	VREFB3CN0	IO	RZQ_B_3C,CDR	DIFF_RX_3C6p	Yes		B23	DQ83	DQ41	DQ20	DQ10
3C		73	VREFB3CN0	IO	CLK_T_3C_1n	DIFF_TX_3C6n	No		C24	DQ83	DQ41	DQ20	DQ10
3C		72	VREFB3CN0	IO	CLK_T_3C_1p	DIFF_TX_3C6p	No		A24	DQ83	DQ41	DQ20	DQ10
3C		71	VREFB3CN0	IO	CLK_T_3C_0n	DIFF_RX_3C7n	No		J26	DQ84	DQ42	DQ21	DQ10
3C		70	VREFB3CN0	IO	CLK_T_3C_0p	DIFF_RX_3C7p	No		G26	DQ84	DQ42	DQ21	DQ10
3C		69	VREFB3CN0	IO		DIFF_TX_3C7n	No		H27	DQ84	DQ42	DQ21	DQ10
3C		68	VREFB3CN0	IO		DIFF_TX_3C7p	No		F27	DQ84	DQ42	DQ21	DQ10
3C		67	VREFB3CN0	IO	PLL_3C_T_CLKOUT0n	DIFF_RX_3C8n	No		J28	DQ84	DQ42	DQ21	DQ10
3C		66	VREFB3CN0	IO	PLL_3C_T_CLKOUT0p,PLL_3C_T_CLKOUT0,PLL_3C_T_FB0	DIFF_RX_3C8p	No		G28	DQ84	DQ42	DQ21	DQ10
3C		65	VREFB3CN0	IO		DIFF_TX_3C8n	No		H29	DQ85	DQ524/CQn42	DQ21	DQ510/CQn10
3C		64	VREFB3CN0	IO		DIFF_TX_3C8p	No		F29	DQ85	DQ542/CQ42	DQ21	DQ510/CQ10
3C		63	VREFB3CN0	IO	CDR	DIFF_RX_3C9n	Yes		J30	DQ85	DQ42	DQ21	DQ10
3C		62	VREFB3CN0	IO	CDR	DIFF_RX_3C9p	Yes		G30	DQ85	DQ42	DQ21	DQ10
3C		61	VREFB3CN0	IO		DIFF_TX_3C9n	No		H31	DQ85	DQ42	DQ21	DQ10
3C		60	VREFB3CN0	IO		DIFF_TX_3C9p	No		F31	DQ85	DQ42	DQ21	DQ10
3C		59	VREFB3CN0	IO		DIFF_RX_3C10n	No		C26	DQ86	DQ43	DQ21	DQ10
3C		58	VREFB3CN0	IO		DIFF_RX_3C10p	No		A26	DQ86	DQ43	DQ21	DQ10
3C		57	VREFB3CN0	IO		DIFF_TX_3C10n	No		D27	DQ86	DQ43	DQ21	DQ10
3C		56	VREFB3CN0	IO		DIFF_TX_3C10p	No		B27	DQ86	DQ43	DQ21	DQ10
3C		55	VREFB3CN0	IO		DIFF_RX_3C11n	No		C28	DQ86	DQ43	DQ21	DQ10
3C		54	VREFB3CN0	IO		DIFF_RX_3C11p	No		A28	DQ86	DQ43	DQ21	DQ10
3C		53	VREFB3CN0	IO		DIFF_TX_3C11n	No		D29	DQ87	DQ524/CQn43	DQ521/CQn21	DQ10
3C		52	VREFB3CN0	IO		DIFF_TX_3C11p	No		B29	DQ87	DQ543/CQ43	DQ521/CQ21	DQ10
3C		51	VREFB3CN0	IO	CDR	DIFF_RX_3C12n	Yes		C30	DQ87	DQ43	DQ21	DQ10
3C		50	VREFB3CN0	IO	CDR	DIFF_RX_3C12p	Yes		A30	DQ87	DQ43	DQ21	DQ10
3C		49	VREFB3CN0	IO		DIFF_TX_3C12n	No		D31	DQ87	DQ43	DQ21	DQ10
3C		48	VREFB3CN0	IO		DIFF_TX_3C12p	No		B31	DQ87	DQ43	DQ21	DQ10
3C		47	VREFB3CN0	IO	CDR	DIFF_RX_3C13n	Yes		V19	DQ88	DQ44	DQ22	DQ11
3C		46	VREFB3CN0	IO	CDR	DIFF_RX_3C13p	Yes		T19	DQ88	DQ44	DQ22	DQ11
3C		45	VREFB3CN0	IO		DIFF_TX_3C13n	No		W20	DQ88	DQ44	DQ22	DQ11
3C		44	VREFB3CN0	IO		DIFF_TX_3C13p	No		U20	DQ88	DQ44	DQ22	DQ11
3C		43	VREFB3CN0	IO		DIFF_RX_3C14n	No		V21	DQ88	DQ44	DQ22	DQ11
3C		42	VREFB3CN0	IO		DIFF_RX_3C14p	No		T21	DQ88	DQ44	DQ22	DQ11
3C		41	VREFB3CN0	IO		DIFF_TX_3C14n	No		W22	DQ89	DQ524/CQn44	DQ22	DQ11
3C		40	VREFB3CN0	IO		DIFF_TX_3C14p	No		U22	DQ89	DQ544/CQ44	DQ22	DQ11
3C		39	VREFB3CN0	IO	CDR	DIFF_RX_3C15n	Yes		V23	DQ89	DQ44	DQ22	DQ11
3C		38	VREFB3CN0	IO	CDR	DIFF_RX_3C15p	Yes		T23	DQ89	DQ44	DQ22	DQ11
3C		37	VREFB3CN0	IO		DIFF_TX_3C15n	No		W24	DQ89	DQ44	DQ22	DQ11
3C		36	VREFB3CN0	IO		DIFF_TX_3C15p	No		U24	DQ89	DQ44	DQ22	DQ11
3C		35	VREFB3CN0	IO	CDR	DIFF_RX_3C16n	Yes		P19	DQ90	DQ45	DQ22	DQ11
3C		34	VREFB3CN0	IO	CDR	DIFF_RX_3C16p	Yes		M19	DQ90	DQ45	DQ22	DQ11
3C		33	VREFB3CN0	IO		DIFF_TX_3C16n	No		N20	DQ90	DQ45	DQ22	DQ11
3C		32	VREFB3CN0	IO		DIFF_TX_3C16p	No		L20	DQ90	DQ45	DQ22	DQ11
3C		31	VREFB3CN0	IO		DIFF_RX_3C17n	No		P21	DQ90	DQ45	DQ22	DQ11
3C		30	VREFB3CN0	IO		DIFF_RX_3C17p	No		M21	DQ90	DQ45	DQ22	DQ11
3C		29	VREFB3CN0	IO	PLL_3C_B_CLKOUT1n	DIFF_TX_3C17n	No		N22	DQ91	DQ524/CQn45	DQ522/CQn22	DQ11
3C		28	VREFB3CN0	IO	PLL_3C_B_CLKOUT1p,PLL_3C_B_CLKOUT1,PLL_3C_B_FB1	DIFF_TX_3C17p	No		L22	DQ91	DQ545/CQ45	DQ522/CQ22	DQ11
3C		27	VREFB3CN0	IO	CDR	DIFF_RX_3C18n	Yes		P23	DQ91	DQ45	DQ22	DQ11
3C		26	VREFB3CN0	IO	RZQ_B_3C,CDR	DIFF_RX_3C18p	Yes		M23	DQ91	DQ45	DQ22	DQ11
3C		25	VREFB3CN0	IO	CLK_B_3C_1n	DIFF_TX_3C18n	No		N24	DQ91	DQ45	DQ22	DQ11
3C		24	VREFB3CN0	IO	CLK_B_3C_1p	DIFF_TX_3C18p	No		L24	DQ91	DQ45	DQ22	DQ11
3C		23	VREFB3CN0	IO	CLK_B_3C_0n,CDR	DIFF_RX_3C19n	Yes		W26	DQ92	DQ46	DQ23	DQ11
3C		22	VREFB3CN0	IO	CLK_B_3C_0p,CDR	DIFF_RX_3C19p	Yes		U26	DQ92	DQ46	DQ23	DQ11
3C		21	VREFB3CN0	IO		DIFF_TX_3C19n	No		V27	DQ92	DQ46	DQ23	DQ11
3C		20	VREFB3CN0	IO		DIFF_TX_3C19p	No		T27	DQ92	DQ46	DQ23	DQ11
3C		19	VREFB3CN0	IO	PLL_3C_B_CLKOUT0n	DIFF_RX_3C20n	No		W28	DQ92	DQ46	DQ23	DQ11
3C		18	VREFB3CN0	IO	PLL_3C_B_CLKOUT0p,PLL_3C_B_CLKOUT0,PLL_3C_B_FB0	DIFF_RX_3C20p	No		U28	DQ92	DQ46	DQ23	DQ11
3C		17	VREFB3CN0	IO		DIFF_TX_3C20n	No		V29	DQ93	DQ524/CQn46	DQ23	DQ511/CQn11
3C		16	VREFB3CN0	IO		DIFF_TX_3C20p	No		T29	DQ93	DQ546/CQ46	DQ23	DQ511/CQ11
3C		15	VREFB3CN0	IO	CDR	DIFF_RX_3C21n	Yes		W30	DQ93	DQ46	DQ23	DQ11
3C		14	VREFB3CN0	IO	CDR	DIFF_RX_3C21p	Yes		U30	DQ93	DQ46	DQ23	DQ11
3C		13	VREFB3CN0	IO		DIFF_TX_3C21n	No		V31	DQ93	DQ46	DQ23	DQ11

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3C		12	VREFB3CNO	IO		DIFF TX 3C21p	No		T31	DQ93	DQ46	DQ23	DQ11
3C		11	VREFB3CNO	IO	CDR	DIFF RX 3C22n	Yes		N26	DQ94	DQ47	DQ23	DQ11
3C		10	VREFB3CNO	IO	CDR	DIFF RX 3C22p	Yes		L26	DQ94	DQ47	DQ23	DQ11
3C		9	VREFB3CNO	IO		DIFF TX 3C22p	No		P27	DQ94	DQ47	DQ23	DQ11
3C		8	VREFB3CNO	IO		DIFF TX 3C22p	No		M27	DQ94	DQ47	DQ23	DQ11
3C		7	VREFB3CNO	IO		DIFF RX 3C23n	No		N28	DQ94	DQ47	DQ23	DQ11
3C		6	VREFB3CNO	IO		DIFF RX 3C23p	No		L28	DQ94	DQ47	DQ23	DQ11
3C		5	VREFB3CNO	IO		DIFF TX 3C23n	No		P29	DQ95	DQ47/CQn47	DQ5n23/CQn23	DQ11
3C		4	VREFB3CNO	IO		DIFF TX 3C23p	No		M29	DQ95	DQ547/CQ47	DQ523/CQ23	DQ11
3C		3	VREFB3CNO	IO	CDR	DIFF RX 3C24n	Yes		N30	DQ95	DQ47	DQ23	DQ11
3C		2	VREFB3CNO	IO	CDR	DIFF RX 3C24p	Yes		L30	DQ95	DQ47	DQ23	DQ11
3C		1	VREFB3CNO	IO		DIFF TX 3C24n	No		P31	DQ95	DQ47	DQ23	DQ11
3C		0	VREFB3CNO	IO		DIFF TX 3C24p	No		M31	DQ95	DQ47	DQ23	DQ11
3B		95	VREFB3BNO	IO		DIFF RX 3B1n	No		H45	DQ96	DQ48	DQ24	DQ12
3B		94	VREFB3BNO	IO		DIFF RX 3B1p	No		F45	DQ96	DQ48	DQ24	DQ12
3B		93	VREFB3BNO	IO		DIFF TX 3B1n	No		J44	DQ96	DQ48	DQ24	DQ12
3B		92	VREFB3BNO	IO		DIFF TX 3B1p	No		G44	DQ96	DQ48	DQ24	DQ12
3B		91	VREFB3BNO	IO		DIFF RX 3B2n	No		H43	DQ96	DQ48	DQ24	DQ12
3B		90	VREFB3BNO	IO		DIFF RX 3B2p	No		F43	DQ96	DQ48	DQ24	DQ12
3B		89	VREFB3BNO	IO		DIFF TX 3B2n	No		J42	DQ97	DQ48	DQ24	DQ12
3B		88	VREFB3BNO	IO		DIFF TX 3B2p	No		G42	DQ97	DQ48	DQ24	DQ12
3B		87	VREFB3BNO	IO	CDR	DIFF RX 3B3n	Yes		H41	DQ97	DQ48	DQ24	DQ12
3B		86	VREFB3BNO	IO	CDR	DIFF RX 3B3p	Yes		F41	DQ97	DQ48	DQ24	DQ12
3B		85	VREFB3BNO	IO		DIFF TX 3B3n	No		J40	DQ97	DQ48	DQ24	DQ12
3B		84	VREFB3BNO	IO		DIFF TX 3B3p	No		G40	DQ97	DQ48	DQ24	DQ12
3B		83	VREFB3BNO	IO		DIFF RX 3B4n	No		D45	DQ98	DQ49	DQ24	DQ12
3B		82	VREFB3BNO	IO		DIFF RX 3B4p	No		B45	DQ98	DQ49	DQ24	DQ12
3B		81	VREFB3BNO	IO		DIFF TX 3B4n	No		C44	DQ98	DQ49	DQ24	DQ12
3B		80	VREFB3BNO	IO		DIFF TX 3B4p	No		A44	DQ98	DQ49	DQ24	DQ12
3B		79	VREFB3BNO	IO		DIFF RX 3B5n	No		D43	DQ98	DQ49	DQ24	DQ12
3B		78	VREFB3BNO	IO		DIFF RX 3B5p	No		B43	DQ98	DQ49	DQ24	DQ12
3B		77	VREFB3BNO	IO	PLL 3B T CLKOUT1n	DIFF TX 3B5n	No		C42	DQ99	DQ549/CQ49	DQ524/CQ24	DQ12
3B		76	VREFB3BNO	IO	PLL 3B T CLKOUT1p, PLL 3B T CLKOUT1, PLL 3B T FB1	DIFF TX 3B5p	No		A42	DQ99	DQ549/CQ49	DQ524/CQ24	DQ12
3B		75	VREFB3BNO	IO	CDR	DIFF RX 3B6n	Yes		D41	DQ99	DQ49	DQ24	DQ12
3B		74	VREFB3BNO	IO	RZQ T 3B_CDR	DIFF RX 3B6p	Yes		B41	DQ99	DQ49	DQ24	DQ12
3B		73	VREFB3BNO	IO	CLK T 3B_1n	DIFF TX 3B6n	No		C40	DQ99	DQ49	DQ24	DQ12
3B		72	VREFB3BNO	IO	CLK T 3B_1p	DIFF TX 3B6p	No		A40	DQ99	DQ49	DQ24	DQ12
3B		71	VREFB3BNO	IO	CLK T 3B_0n	DIFF RX 3B7n	No		J38	DQ100	DQ50	DQ25	DQ12
3B		70	VREFB3BNO	IO	CLK T 3B_0p	DIFF RX 3B7p	No		G38	DQ100	DQ50	DQ25	DQ12
3B		69	VREFB3BNO	IO		DIFF TX 3B7n	No		H37	DQ100	DQ50	DQ25	DQ12
3B		68	VREFB3BNO	IO		DIFF TX 3B7p	No		F37	DQ100	DQ50	DQ25	DQ12
3B		67	VREFB3BNO	IO	PLL 3B T CLKOUT0n	DIFF RX 3B8n	No		J36	DQ100	DQ50	DQ25	DQ12
3B		66	VREFB3BNO	IO	PLL 3B T CLKOUT0p, PLL 3B T CLKOUT0, PLL 3B T FB0	DIFF RX 3B8p	No		G36	DQ100	DQ50	DQ25	DQ12
3B		65	VREFB3BNO	IO		DIFF TX 3B8n	No		H35	DQ101	DQ50/CQn50	DQ25	DQ5n12/CQn12
3B		64	VREFB3BNO	IO		DIFF TX 3B8p	No		F35	DQ101	DQ50/CQ50	DQ25	DQ512/CQ12
3B		63	VREFB3BNO	IO	CDR	DIFF RX 3B9n	Yes		J34	DQ101	DQ50	DQ25	DQ12
3B		62	VREFB3BNO	IO	CDR	DIFF RX 3B9p	Yes		G34	DQ101	DQ50	DQ25	DQ12
3B		61	VREFB3BNO	IO		DIFF TX 3B9n	No		H33	DQ101	DQ50	DQ25	DQ12
3B		60	VREFB3BNO	IO		DIFF TX 3B9p	No		F33	DQ101	DQ50	DQ25	DQ12
3B		59	VREFB3BNO	IO		DIFF RX 3B10n	No		C38	DQ102	DQ51	DQ25	DQ12
3B		58	VREFB3BNO	IO		DIFF RX 3B10p	No		A38	DQ102	DQ51	DQ25	DQ12
3B		57	VREFB3BNO	IO		DIFF TX 3B10n	No		D37	DQ102	DQ51	DQ25	DQ12
3B		56	VREFB3BNO	IO		DIFF TX 3B10p	No		B37	DQ102	DQ51	DQ25	DQ12
3B		55	VREFB3BNO	IO		DIFF RX 3B11n	No		C36	DQ102	DQ51	DQ25	DQ12
3B		54	VREFB3BNO	IO		DIFF RX 3B11p	No		A36	DQ102	DQ51	DQ25	DQ12
3B		53	VREFB3BNO	IO		DIFF TX 3B11n	No		D35	DQ103	DQ51/CQn51	DQ5n25/CQn25	DQ12
3B		52	VREFB3BNO	IO		DIFF TX 3B11p	No		B35	DQ103	DQ51/CQ51	DQ525/CQ25	DQ12
3B		51	VREFB3BNO	IO	CDR	DIFF RX 3B12n	Yes		C34	DQ103	DQ51	DQ25	DQ12
3B		50	VREFB3BNO	IO	CDR	DIFF RX 3B12p	Yes		A34	DQ103	DQ51	DQ25	DQ12
3B		49	VREFB3BNO	IO		DIFF TX 3B12n	No		D33	DQ103	DQ51	DQ25	DQ12
3B		48	VREFB3BNO	IO		DIFF TX 3B12p	No		B33	DQ103	DQ51	DQ25	DQ12
3B		47	VREFB3BNO	IO	CDR	DIFF RX 3B13n	Yes		V45	DQ104	DQ52	DQ26	DQ13
3B		46	VREFB3BNO	IO	CDR	DIFF RX 3B13p	Yes		T45	DQ104	DQ52	DQ26	DQ13
3B		45	VREFB3BNO	IO		DIFF TX 3B13n	No		W44	DQ104	DQ52	DQ26	DQ13
3B		44	VREFB3BNO	IO		DIFF TX 3B13p	No		U44	DQ104	DQ52	DQ26	DQ13
3B		43	VREFB3BNO	IO		DIFF RX 3B14n	No		V43	DQ104	DQ52	DQ26	DQ13
3B		42	VREFB3BNO	IO		DIFF RX 3B14p	No		T43	DQ104	DQ52	DQ26	DQ13
3B		41	VREFB3BNO	IO		DIFF TX 3B14n	No		W42	DQ105	DQ52/CQn52	DQ26	DQ13
3B		40	VREFB3BNO	IO		DIFF TX 3B14p	No		U42	DQ105	DQ52/CQ52	DQ26	DQ13
3B		39	VREFB3BNO	IO	CDR	DIFF RX 3B15n	Yes		V41	DQ105	DQ52	DQ26	DQ13
3B		38	VREFB3BNO	IO	CDR	DIFF RX 3B15p	Yes		T41	DQ105	DQ52	DQ26	DQ13
3B		37	VREFB3BNO	IO		DIFF TX 3B15n	No		W40	DQ105	DQ52	DQ26	DQ13
3B		36	VREFB3BNO	IO		DIFF TX 3B15p	No		U40	DQ105	DQ52	DQ26	DQ13
3B		35	VREFB3BNO	IO	CDR	DIFF RX 3B16n	Yes		P45	DQ106	DQ53	DQ26	DQ13

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36	
3B		34	VREFB3B0	IO	CDR	DIFF_RX_3B16p	Yes		M45	DQ106	DQ53	DQ26	DQ13	
3B		33	VREFB3B0	IO		DIFF_TX_3B16n	No		N44	DQ106	DQ53	DQ26	DQ13	
3B		32	VREFB3B0	IO		DIFF_TX_3B16p	No		L44	DQ106	DQ53	DQ26	DQ13	
3B		31	VREFB3B0	IO		DIFF_RX_3B17n	No		P43	DQSn106	DQ53	DQ26	DQ13	
3B		30	VREFB3B0	IO		DIFF_RX_3B17p	No		M43	DQ5106	DQ53	DQ26	DQ13	
3B		29	VREFB3B0	IO	PLL_3B_B_CLKOUT1n	DIFF_TX_3B17n	No		N42	DQSn107	DQSn53/CQn53	DQSn26/CQn26	DQ13	
3B		28	VREFB3B0	IO	PLL_3B_B_CLKOUT1p,PLL_3B_B_CLKOUT1,PLL_3B_B_FB1	DIFF_TX_3B17p	No		L42	DQ5107	DQSn53/CQ53	DQSn26/CQ26	DQ13	
3B		27	VREFB3B0	IO	CDR	DIFF_RX_3B18n	Yes		P41	DQ107	DQ53	DQ26	DQ13	
3B		26	VREFB3B0	IO	RZQ_B_3B_CDR	DIFF_RX_3B18p	Yes		M41	DQ107	DQ53	DQ26	DQ13	
3B		25	VREFB3B0	IO	CLK_B_3B_1n	DIFF_TX_3B18n	No		N40	DQ107	DQ53	DQ26	DQ13	
3B		24	VREFB3B0	IO	CLK_B_3B_1p	DIFF_TX_3B18p	No		L40	DQ107	DQ53	DQ26	DQ13	
3B		23	VREFB3B0	IO	CLK_B_3B_0n,CDR	DIFF_RX_3B19n	Yes		W38	DQ108	DQ54	DQ27	DQ13	
3B		22	VREFB3B0	IO	CLK_B_3B_0p,CDR	DIFF_RX_3B19p	Yes		U38	DQ108	DQ54	DQ27	DQ13	
3B		21	VREFB3B0	IO		DIFF_TX_3B19n	No		V37	DQ108	DQ54	DQ27	DQ13	
3B		20	VREFB3B0	IO		DIFF_TX_3B19p	No		T37	DQ108	DQ54	DQ27	DQ13	
3B		19	VREFB3B0	IO	PLL_3B_B_CLKOUT0n	DIFF_RX_3B20n	No		W36	DQSn108	DQ54	DQ27	DQ13	
3B		18	VREFB3B0	IO	PLL_3B_B_CLKOUT0p,PLL_3B_B_CLKOUT0,PLL_3B_B_FB0	DIFF_RX_3B20p	No		U36	DQ5108	DQ54	DQ27	DQ13	
3B		17	VREFB3B0	IO		DIFF_TX_3B20n	No		V35	DQSn109	DQSn54/CQn54	DQ27	DQSn13/CQn13	
3B		16	VREFB3B0	IO		DIFF_TX_3B20p	No		T35	DQ5109	DQSn54/CQ54	DQ27	DQSn13/CQ13	
3B		15	VREFB3B0	IO	CDR	DIFF_RX_3B21n	Yes		W34	DQ109	DQ54	DQ27	DQ13	
3B		14	VREFB3B0	IO	CDR	DIFF_RX_3B21p	Yes		U34	DQ109	DQ54	DQ27	DQ13	
3B		13	VREFB3B0	IO		DIFF_TX_3B21n	No		V33	DQ109	DQ54	DQ27	DQ13	
3B		12	VREFB3B0	IO		DIFF_TX_3B21p	No		T33	DQ109	DQ54	DQ27	DQ13	
3B		11	VREFB3B0	IO	CDR	DIFF_RX_3B22n	Yes		N38	DQ110	DQ55	DQ27	DQ13	
3B		10	VREFB3B0	IO	CDR	DIFF_RX_3B22p	Yes		L38	DQ110	DQ55	DQ27	DQ13	
3B		9	VREFB3B0	IO		DIFF_TX_3B22n	No		P37	DQ110	DQ55	DQ27	DQ13	
3B		8	VREFB3B0	IO		DIFF_TX_3B22p	No		M37	DQ110	DQ55	DQ27	DQ13	
3B		7	VREFB3B0	IO		DIFF_RX_3B23n	No		N36	DQSn110	DQ55	DQ27	DQ13	
3B		6	VREFB3B0	IO		DIFF_RX_3B23p	No		L36	DQ5110	DQ55	DQ27	DQ13	
3B		5	VREFB3B0	IO		DIFF_TX_3B23n	No		P35	DQSn111	DQSn55/CQn55	DQSn27/CQn27	DQ13	
3B		4	VREFB3B0	IO		DIFF_TX_3B23p	No		M35	DQ5111	DQSn55/CQ55	DQSn27/CQ27	DQ13	
3B		3	VREFB3B0	IO	CDR	DIFF_RX_3B24n	Yes		N34	DQ111	DQ55	DQ27	DQ13	
3B		2	VREFB3B0	IO	CDR	DIFF_RX_3B24p	Yes		L34	DQ111	DQ55	DQ27	DQ13	
3B		1	VREFB3B0	IO		DIFF_TX_3B24n	No		P33	DQ111	DQ55	DQ27	DQ13	
3B		0	VREFB3B0	IO		DIFF_TX_3B24p	No		M33	DQ111	DQ55	DQ27	DQ13	
3A		95	VREFB3A0	IO		DIFF_RX_3A1n	No		H59	DQ112	DQ56	DQ28	DQ14	
3A		94	VREFB3A0	IO		DIFF_RX_3A1p	No		F59	DQ112	DQ56	DQ28	DQ14	
3A		93	VREFB3A0	IO		DIFF_TX_3A1n	No		J58	DQ112	DQ56	DQ28	DQ14	
3A		92	VREFB3A0	IO		DIFF_TX_3A1p	No		G58	DQ112	DQ56	DQ28	DQ14	
3A		91	VREFB3A0	IO		DIFF_RX_3A2n	No		H57	DQSn112	DQ56	DQ28	DQ14	
3A		90	VREFB3A0	IO	AVST_READY	DIFF_RX_3A2p	No		F57	DQ5112	DQ56	DQ28	DQ14	
3A		89	VREFB3A0	IO	AVST_DATA31	DIFF_TX_3A2n	No		J56	DQSn113	DQSn56/CQn56	DQ28	DQ14	
3A		88	VREFB3A0	IO	AVST_DATA30	DIFF_TX_3A2p	No		G56	DQ5113	DQSn56/CQ56	DQ28	DQ14	
3A		87	VREFB3A0	IO	CDR	AVST_DATA29	DIFF_RX_3A3n	Yes		H55	DQ113	DQ56	DQ28	DQ14
3A		86	VREFB3A0	IO	CDR	AVST_DATA28	DIFF_RX_3A3p	Yes		F55	DQ113	DQ56	DQ28	DQ14
3A		85	VREFB3A0	IO		AVST_DATA27	DIFF_TX_3A3n	No		J54	DQ113	DQ56	DQ28	DQ14
3A		84	VREFB3A0	IO		AVST_DATA26	DIFF_TX_3A3p	No		G54	DQ113	DQ56	DQ28	DQ14
3A		83	VREFB3A0	IO		AVST_DATA25	DIFF_RX_3A4n	No		H61	DQ114	DQ57	DQ28	DQ14
3A		82	VREFB3A0	IO		AVST_DATA24	DIFF_RX_3A4p	No		F61	DQ114	DQ57	DQ28	DQ14
3A		81	VREFB3A0	IO		AVST_DATA23	DIFF_TX_3A4n	No		D59	DQ114	DQ57	DQ28	DQ14
3A		80	VREFB3A0	IO		AVST_DATA22	DIFF_TX_3A4p	No		C58	DQ114	DQ57	DQ28	DQ14
3A		79	VREFB3A0	IO		AVST_DATA21	DIFF_RX_3A5n	No		D57	DQSn114	DQ57	DQ28	DQ14
3A		78	VREFB3A0	IO		AVST_DATA20	DIFF_RX_3A5p	No		B57	DQ5114	DQ57	DQ28	DQ14
3A		77	VREFB3A0	IO	PLL_3A_T_CLKOUT1n	AVST_DATA19	DIFF_TX_3A5n	No		C56	DQSn115	DQSn57/CQn57	DQSn28/CQn28	DQ14
3A		76	VREFB3A0	IO	PLL_3A_T_CLKOUT1p,PLL_3A_T_CLKOUT1,PLL_3A_T_FB1	AVST_DATA18	DIFF_TX_3A5p	No		A56	DQ5115	DQSn57/CQ57	DQSn28/CQ28	DQ14
3A		75	VREFB3A0	IO	CDR	AVST_DATA17	DIFF_RX_3A6n	Yes		D55	DQ115	DQ57	DQ28	DQ14
3A		74	VREFB3A0	IO	RZQ_T_3A_CDR	AVST_DATA16	DIFF_RX_3A6p	Yes		B55	DQ115	DQ57	DQ28	DQ14
3A		73	VREFB3A0	IO	CLK_T_3A_1n	DIFF_TX_3A6n	No		C54	DQ115	DQ57	DQ28	DQ14	
3A		72	VREFB3A0	IO	CLK_T_3A_1p	DIFF_TX_3A6p	No		A54	DQ115	DQ57	DQ28	DQ14	
3A		71	VREFB3A0	IO	CLK_T_3A_0n	DIFF_RX_3A7n	No		J52	DQ116	DQ58	DQ29	DQ14	
3A		70	VREFB3A0	IO	CLK_T_3A_0p	DIFF_RX_3A7p	No		G52	DQ116	DQ58	DQ29	DQ14	
3A		69	VREFB3A0	IO		DIFF_TX_3A7n	No		H51	DQ116	DQ58	DQ29	DQ14	
3A		68	VREFB3A0	IO		DIFF_TX_3A7p	No		F51	DQ116	DQ58	DQ29	DQ14	
3A		67	VREFB3A0	IO	PLL_3A_T_CLKOUT0n	DIFF_RX_3A8n	No		J50	DQSn116	DQ58	DQ29	DQ14	
3A		66	VREFB3A0	IO	PLL_3A_T_CLKOUT0p,PLL_3A_T_CLKOUT0,PLL_3A_T_FB0	DIFF_RX_3A8p	No		G50	DQ5116	DQ58	DQ29	DQ14	
3A		65	VREFB3A0	IO		DIFF_TX_3A8n	No		H49	DQSn117	DQSn58/CQn58	DQ29	DQSn14/CQn14	
3A		64	VREFB3A0	IO	AVST_CLK	AVST_DATA15	DIFF_TX_3A8p	No		F49	DQ5117	DQSn58/CQ58	DQ29	DQSn14/CQ14
3A		63	VREFB3A0	IO	CDR	AVST_DATA14	DIFF_RX_3A9n	Yes		J48	DQ117	DQ58	DQ29	DQ14
3A		62	VREFB3A0	IO	CDR	AVST_DATA13	DIFF_RX_3A9p	Yes		G48	DQ117	DQ58	DQ29	DQ14
3A		61	VREFB3A0	IO		AVST_DATA12	DIFF_TX_3A9n	No		H47	DQ117	DQ58	DQ29	DQ14
3A		60	VREFB3A0	IO		AVST_DATA11	DIFF_TX_3A9p	No		F47	DQ117	DQ58	DQ29	DQ14
3A		59	VREFB3A0	IO		DIFF_RX_3A10n	No		C52	DQ118	DQ59	DQ29	DQ14	
3A		58	VREFB3A0	IO		AVST_DATA9	DIFF_RX_3A10p	No		A52	DQ118	DQ59	DQ29	DQ14
3A		57	VREFB3A0	IO		AVST_DATA8	DIFF_TX_3A10n	No		D51	DQ118	DQ59	DQ29	DQ14

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
3A		56	VREFB3ANO	IO		AVST_VALID	DIFF TX 3A10p	No	B51	DQ118	DQ59	DQ29	DQ14
3A		55	VREFB3ANO	IO		AVST_DATA7	DIFF RX 3A11n	No	C50	DQ5n118	DQ59	DQ29	DQ14
3A		54	VREFB3ANO	IO		AVST_DATA6	DIFF RX 3A11p	No	A50	DQ5118	DQ59	DQ29	DQ14
3A		53	VREFB3ANO	IO		AVST_DATA5	DIFF TX 3A11n	No	D49	DQ5n119	DQ5n59/CQn59	DQ5n29/CQn29	DQ14
3A		52	VREFB3ANO	IO		AVST_DATA4	DIFF TX 3A11p	No	B49	DQ5119	DQ559/CQ59	DQ529/CQ29	DQ14
3A		51	VREFB3ANO	IO	CDR	AVST_DATA3	DIFF RX 3A12n	Yes	C48	DQ119	DQ59	DQ29	DQ14
3A		50	VREFB3ANO	IO	CDR	AVST_DATA2	DIFF RX 3A12p	Yes	A48	DQ119	DQ59	DQ29	DQ14
3A		49	VREFB3ANO	IO		AVST_DATA1	DIFF TX 3A12n	No	D47	DQ119	DQ59	DQ29	DQ14
3A		48	VREFB3ANO	IO		AVST_DATA0	DIFF TX 3A12p	No	B47	DQ119	DQ59	DQ29	DQ14
3A		47	VREFB3ANO	IO	CDR		DIFF RX 3A13n	Yes	V59	DQ120	DQ60	DQ30	DQ15
3A		46	VREFB3ANO	IO	CDR		DIFF RX 3A13p	Yes	T59	DQ120	DQ60	DQ30	DQ15
3A		45	VREFB3ANO	IO			DIFF TX 3A13n	No	W58	DQ120	DQ60	DQ30	DQ15
3A		44	VREFB3ANO	IO			DIFF TX 3A13p	No	U58	DQ120	DQ60	DQ30	DQ15
3A		43	VREFB3ANO	IO			DIFF RX 3A14n	No	V57	DQ5n120	DQ60	DQ30	DQ15
3A		42	VREFB3ANO	IO			DIFF RX 3A14p	No	T57	DQ5120	DQ60	DQ30	DQ15
3A		41	VREFB3ANO	IO			DIFF TX 3A14n	No	W56	DQ5n121	DQ5n60/CQn60	DQ30	DQ15
3A		40	VREFB3ANO	IO			DIFF TX 3A14p	No	U56	DQ5121	DQ560/CQ60	DQ30	DQ15
3A		39	VREFB3ANO	IO	CDR		DIFF RX 3A15n	Yes	V55	DQ121	DQ60	DQ30	DQ15
3A		38	VREFB3ANO	IO	CDR		DIFF RX 3A15p	Yes	T55	DQ121	DQ60	DQ30	DQ15
3A		37	VREFB3ANO	IO			DIFF TX 3A15n	No	W54	DQ121	DQ60	DQ30	DQ15
3A		36	VREFB3ANO	IO			DIFF TX 3A15p	No	U54	DQ121	DQ60	DQ30	DQ15
3A		35	VREFB3ANO	IO	CDR		DIFF RX 3A16n	Yes	P59	DQ122	DQ61	DQ30	DQ15
3A		34	VREFB3ANO	IO	CDR		DIFF RX 3A16p	Yes	M59	DQ122	DQ61	DQ30	DQ15
3A		33	VREFB3ANO	IO			DIFF TX 3A16n	No	N58	DQ122	DQ61	DQ30	DQ15
3A		32	VREFB3ANO	IO			DIFF TX 3A16p	No	L58	DQ122	DQ61	DQ30	DQ15
3A		31	VREFB3ANO	IO			DIFF RX 3A17n	No	P57	DQ5n122	DQ61	DQ30	DQ15
3A		30	VREFB3ANO	IO			DIFF RX 3A17p	No	M57	DQ5122	DQ61	DQ30	DQ15
3A		29	VREFB3ANO	IO	PLL 3A B CLKOUT1n		DIFF TX 3A17n	No	N56	DQ5n123	DQ5n61/CQn61	DQ5n30/CQn30	DQ15
3A		28	VREFB3ANO	IO	PLL 3A B CLKOUT1p,PLL 3A B CLKOUT1,PLL 3A B FB1		DIFF TX 3A17p	No	L56	DQ5123	DQ561/CQ61	DQ530/CQ30	DQ15
3A		27	VREFB3ANO	IO	CDR		DIFF RX 3A18n	Yes	P55	DQ123	DQ61	DQ30	DQ15
3A		26	VREFB3ANO	IO	RZQ_B_3A,CDR		DIFF RX 3A18p	Yes	M55	DQ123	DQ61	DQ30	DQ15
3A		25	VREFB3ANO	IO	CLK B 3A 1n		DIFF TX 3A18n	No	N54	DQ123	DQ61	DQ30	DQ15
3A		24	VREFB3ANO	IO	CLK B 3A 1p		DIFF TX 3A18p	No	L54	DQ123	DQ61	DQ30	DQ15
3A		23	VREFB3ANO	IO	CLK B 3A 0n,CDR		DIFF RX 3A19n	Yes	W52	DQ124	DQ62	DQ31	DQ15
3A		22	VREFB3ANO	IO	CLK B 3A 0p,CDR		DIFF RX 3A19p	Yes	U52	DQ124	DQ62	DQ31	DQ15
3A		21	VREFB3ANO	IO			DIFF TX 3A19n	No	V51	DQ124	DQ62	DQ31	DQ15
3A		20	VREFB3ANO	IO			DIFF TX 3A19p	No	T51	DQ124	DQ62	DQ31	DQ15
3A		19	VREFB3ANO	IO	PLL 3A B CLKOUT0n		DIFF RX 3A20n	No	W50	DQ5n124	DQ62	DQ31	DQ15
3A		18	VREFB3ANO	IO	PLL 3A B CLKOUT0p,PLL 3A B CLKOUT0,PLL 3A B FB0		DIFF RX 3A20p	No	U50	DQ5124	DQ62	DQ31	DQ15
3A		17	VREFB3ANO	IO			DIFF TX 3A20n	No	V49	DQ5n125	DQ5n62/CQn62	DQ31	DQ5n15/CQn15
3A		16	VREFB3ANO	IO			DIFF TX 3A20p	No	T49	DQ5125	DQ562/CQ62	DQ31	DQ515/CQ15
3A		15	VREFB3ANO	IO	CDR		DIFF RX 3A21n	Yes	W48	DQ125	DQ62	DQ31	DQ15
3A		14	VREFB3ANO	IO	CDR		DIFF RX 3A21p	Yes	U48	DQ125	DQ62	DQ31	DQ15
3A		13	VREFB3ANO	IO			DIFF TX 3A21n	No	V47	DQ125	DQ62	DQ31	DQ15
3A		12	VREFB3ANO	IO			DIFF TX 3A21p	No	T47	DQ125	DQ62	DQ31	DQ15
3A		11	VREFB3ANO	IO	CDR		DIFF RX 3A22n	Yes	N52	DQ126	DQ63	DQ31	DQ15
3A		10	VREFB3ANO	IO	CDR		DIFF RX 3A22p	Yes	L52	DQ126	DQ63	DQ31	DQ15
3A		9	VREFB3ANO	IO			DIFF TX 3A22n	No	P51	DQ126	DQ63	DQ31	DQ15
3A		8	VREFB3ANO	IO			DIFF TX 3A22p	No	M51	DQ126	DQ63	DQ31	DQ15
3A		7	VREFB3ANO	IO			DIFF RX 3A23n	No	N50	DQ5n126	DQ63	DQ31	DQ15
3A		6	VREFB3ANO	IO			DIFF RX 3A23p	No	L50	DQ5126	DQ63	DQ31	DQ15
3A		5	VREFB3ANO	IO			DIFF TX 3A23n	No	P49	DQ5n127	DQ5n63/CQn63	DQ5n31/CQn31	DQ15
3A		4	VREFB3ANO	IO			DIFF TX 3A23p	No	M49	DQ5127	DQ563/CQ63	DQ531/CQ31	DQ15
3A		3	VREFB3ANO	IO	CDR		DIFF RX 3A24n	Yes	N48	DQ127	DQ63	DQ31	DQ15
3A		2	VREFB3ANO	IO	CDR		DIFF RX 3A24p	Yes	L48	DQ127	DQ63	DQ31	DQ15
3A		1	VREFB3ANO	IO			DIFF TX 3A24n	No	P47	DQ127	DQ63	DQ31	DQ15
3A		0	VREFB3ANO	IO			DIFF TX 3A24p	No	M47	DQ127	DQ63	DQ31	DQ15
9A			GXER9A TX_CH0p					Yes	AK1				
9A			GXER9A TX_CH1p					Yes	AL4				
9A			GXER9A TX_CH2p					Yes	AP1				
9A			GXER9A TX_CH3p					Yes	AR4				
9A			GXER9A TX_CH8p					Yes	AV1				
9A			GXER9A TX_CH9p					Yes	AW4				
9A			GXER9A TX_CH10p					Yes	BB1				
9A			GXER9A TX_CH11p					Yes	BC4				
9A			GXER9A TX_CH12p					Yes	BF1				
9A			GXER9A TX_CH13p					Yes	BG4				
9A			GXER9A TX_CH14p					Yes	BK1				
9A			GXER9A TX_CH15p					Yes	BL4				
9A			GXER9A TX_CH20p					Yes	BP1				
9A			GXER9A TX_CH21p					Yes	BR4				
9A			GXER9A TX_CH22p					Yes	BV1				
9A			GXER9A TX_CH23p					Yes	BW4				
9A			GXER9A TX_CH0n					Yes	AJ2				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
9A			GXER9A_TX_CH1n					Yes	AM5				
9A			GXER9A_TX_CH2n					Yes	AN2				
9A			GXER9A_TX_CH3n					Yes	AT5				
9A			GXER9A_TX_CH8n					Yes	AU2				
9A			GXER9A_TX_CH9n					Yes	AY5				
9A			GXER9A_TX_CH10n					Yes	BA2				
9A			GXER9A_TX_CH11n					Yes	BD5				
9A			GXER9A_TX_CH12n					Yes	BE2				
9A			GXER9A_TX_CH13n					Yes	BH5				
9A			GXER9A_TX_CH14n					Yes	BJ2				
9A			GXER9A_TX_CH15n					Yes	BM5				
9A			GXER9A_TX_CH20n					Yes	BN2				
9A			GXER9A_TX_CH21n					Yes	BT5				
9A			GXER9A_TX_CH22n					Yes	BU2				
9A			GXER9A_TX_CH23n					Yes	BY5				
9A			GXER9A_RX_CH0p					Yes	AK7				
9A			GXER9A_RX_CH1p					Yes	AL10				
9A			GXER9A_RX_CH2p					Yes	AP7				
9A			GXER9A_RX_CH3p					Yes	AR10				
9A			GXER9A_RX_CH8p					Yes	AV7				
9A			GXER9A_RX_CH9p					Yes	AW10				
9A			GXER9A_RX_CH10p					Yes	BB7				
9A			GXER9A_RX_CH11p					Yes	BC10				
9A			GXER9A_RX_CH12p					Yes	BF7				
9A			GXER9A_RX_CH13p					Yes	BG10				
9A			GXER9A_RX_CH14p					Yes	BK7				
9A			GXER9A_RX_CH15p					Yes	BL10				
9A			GXER9A_RX_CH20p					Yes	BP7				
9A			GXER9A_RX_CH21p					Yes	BR10				
9A			GXER9A_RX_CH22p					Yes	BV7				
9A			GXER9A_RX_CH23p					Yes	BW10				
9A			GXER9A_RX_CH0n					Yes	AJ8				
9A			GXER9A_RX_CH1n					Yes	AM11				
9A			GXER9A_RX_CH2n					Yes	AN8				
9A			GXER9A_RX_CH3n					Yes	AT11				
9A			GXER9A_RX_CH8n					Yes	AU8				
9A			GXER9A_RX_CH9n					Yes	AY11				
9A			GXER9A_RX_CH10n					Yes	BA8				
9A			GXER9A_RX_CH11n					Yes	BD11				
9A			GXER9A_RX_CH12n					Yes	BE8				
9A			GXER9A_RX_CH13n					Yes	BH11				
9A			GXER9A_RX_CH14n					Yes	BJ8				
9A			GXER9A_RX_CH15n					Yes	BM11				
9A			GXER9A_RX_CH20n					Yes	BN8				
9A			GXER9A_RX_CH21n					Yes	BT11				
9A			GXER9A_RX_CH22n					Yes	BU8				
9A			GXER9A_RX_CH23n					Yes	BY11				
9A			REFCLK_GXER9A_CH0p						AT13				
9A			REFCLK_GXER9A_CH0n						AP13				
9A			REFCLK_GXER9A_CH1p						AR14				
9A			REFCLK_GXER9A_CH1n						AN14				
9A			REFCLK_GXER9A_CH2p						AJ12				
9A			REFCLK_GXER9A_CH2n						AH11				
9A			REFCLK_GXER9A_CH3p						AK13				
9A			REFCLK_GXER9A_CH3n						AH13				
9A			REFCLK_GXER9A_CH4p						AJ14				
9A			REFCLK_GXER9A_CH4n						AL14				
9A			REFCLK_GXER9A_CH5p						AR16				
9A			REFCLK_GXER9A_CH5n						AN16				
9A			REFCLK_GXER9A_CH6p						AJ16				
9A			REFCLK_GXER9A_CH6n						AL16				
9A			REFCLK_GXER9A_CH7p						AH15				
9A			REFCLK_GXER9A_CH7n						AK15				
9A			REFCLK_GXER9A_CH8p						AH17				
9A			REFCLK_GXER9A_CH8n						AK17				
10A			GXPL10A_TX_CH0p						BP55				
10A			GXPL10A_TX_CH1p						BN52				
10A			GXPL10A_TX_CH2p						BK55				
10A			GXPL10A_TX_CH3p						BJ52				
10A			GXPL10A_TX_CH4p						BF55				
10A			GXPL10A_TX_CH5p						BE52				
10A			GXPL10A_TX_CH6p						BB55				
10A			GXPL10A_TX_CH7p						BA52				
10A			GXPL10A_TX_CH8p						AV55				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
10A			GXPL10A_TX_CH9p						AU52				
10A			GXPL10A_TX_CH10p						AP55				
10A			GXPL10A_TX_CH11p						AN52				
10A			GXPL10A_TX_CH12p						AK55				
10A			GXPL10A_TX_CH13p						AJ52				
10A			GXPL10A_TX_CH14p						AF55				
10A			GXPL10A_TX_CH15p						AE52				
10A			GXPL10A_TX_CH0n						BR56				
10A			GXPL10A_TX_CH1n						BM53				
10A			GXPL10A_TX_CH2n						BL56				
10A			GXPL10A_TX_CH3n						BH53				
10A			GXPL10A_TX_CH4n						BG56				
10A			GXPL10A_TX_CH5n						BD53				
10A			GXPL10A_TX_CH6n						BC56				
10A			GXPL10A_TX_CH7n						AY53				
10A			GXPL10A_TX_CH8n						AW56				
10A			GXPL10A_TX_CH9n						AT53				
10A			GXPL10A_TX_CH10n						AR56				
10A			GXPL10A_TX_CH11n						AM53				
10A			GXPL10A_TX_CH12n						AL56				
10A			GXPL10A_TX_CH13n						AH53				
10A			GXPL10A_TX_CH14n						AG56				
10A			GXPL10A_TX_CH15n						AD53				
10A			GXPL10A_RX_CH0p						BP61				
10A			GXPL10A_RX_CH1p						BN58				
10A			GXPL10A_RX_CH2p						BK61				
10A			GXPL10A_RX_CH3p						BJ58				
10A			GXPL10A_RX_CH4p						BF61				
10A			GXPL10A_RX_CH5p						BE58				
10A			GXPL10A_RX_CH6p						BB61				
10A			GXPL10A_RX_CH7p						BA58				
10A			GXPL10A_RX_CH8p						AV61				
10A			GXPL10A_RX_CH9p						AU58				
10A			GXPL10A_RX_CH10p						AP61				
10A			GXPL10A_RX_CH11p						AN58				
10A			GXPL10A_RX_CH12p						AK61				
10A			GXPL10A_RX_CH13p						AJ58				
10A			GXPL10A_RX_CH14p						AF61				
10A			GXPL10A_RX_CH15p						AE58				
10A			GXPL10A_RX_CH0n						BR62				
10A			GXPL10A_RX_CH1n						BM59				
10A			GXPL10A_RX_CH2n						BL62				
10A			GXPL10A_RX_CH3n						BH59				
10A			GXPL10A_RX_CH4n						BG62				
10A			GXPL10A_RX_CH5n						BD59				
10A			GXPL10A_RX_CH6n						BC62				
10A			GXPL10A_RX_CH7n						AY59				
10A			GXPL10A_RX_CH8n						AW62				
10A			GXPL10A_RX_CH9n						AT59				
10A			GXPL10A_RX_CH10n						AR62				
10A			GXPL10A_RX_CH11n						AM59				
10A			GXPL10A_RX_CH12n						AL62				
10A			GXPL10A_RX_CH13n						AH59				
10A			GXPL10A_RX_CH14n						AG62				
10A			GXPL10A_RX_CH15n						AD59				
U10_WHR			I <sub>1</sub> PIN PERST N U10_P						BUS8				
10A			REFCLK GXPL10A_CH0n						AH49				
10A			REFCLK GXPL10A_CH0p						AJ48				
10A			REFCLK GXPL10A_CH2n						AD49				
10A			REFCLK GXPL10A_CH2p						AE48				
			GND						BY59				
			GND						BN50				
			GND						BK49				
			GND						BM49				
			GND						BL48				
			GND						BN48				
			GND						BV57				
			GND						BUS4				
			GND						AK23				
			GND						AH25				
			GND						AH23				
			GND						AF25				
			GND						AF23				
			GND						AH21				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AF21				
			GND						AD21				
			GND						AD23				
			GND						AB23				
			GND						AC22				
			GND						AA22				
			GND						Y9				
			GND						Y7				
			GND						Y61				
			GND						Y59				
			GND						Y57				
			GND						Y55				
			GND						Y53				
			GND						Y51				
			GND						Y5				
			GND						Y49				
			GND						Y47				
			GND						Y45				
			GND						Y43				
			GND						Y41				
			GND						Y39				
			GND						Y37				
			GND						Y35				
			GND						Y33				
			GND						Y31				
			GND						Y3				
			GND						Y29				
			GND						Y27				
			GND						Y25				
			GND						Y23				
			GND						Y21				
			GND						Y19				
			GND						Y17				
			GND						Y15				
			GND						Y13				
			GND						Y11				
			GND						Y1				
			GND						W60				
			GND						W46				
			GND						W4				
			GND						W32				
			GND						W18				
			GND						V53				
			GND						V39				
			GND						V25				
			GND						V11				
			GND						U60				
			GND						U46				
			GND						U4				
			GND						U32				
			GND						U18				
			GND						T53				
			GND						T39				
			GND						T25				
			GND						T11				
			GND						R8				
			GND						R62				
			GND						R60				
			GND						R6				
			GND						R58				
			GND						R56				
			GND						R54				
			GND						R52				
			GND						R50				
			GND						R48				
			GND						R46				
			GND						R44				
			GND						R42				
			GND						R40				
			GND						R4				
			GND						R38				
			GND						R36				
			GND						R34				
			GND						R32				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						R30				
			GND						R28				
			GND						R26				
			GND						R24				
			GND						R22				
			GND						R20				
			GND						R2				
			GND						R18				
			GND						R16				
			GND						R14				
			GND						R12				
			GND						R10				
			GND						P53				
			GND						P39				
			GND						P25				
			GND						P11				
			GND						N60				
			GND						N46				
			GND						N4				
			GND						N32				
			GND						N18				
			GND						M53				
			GND						M39				
			GND						M25				
			GND						M11				
			GND						L60				
			GND						L46				
			GND						L4				
			GND						L32				
			GND						L18				
			GND						K9				
			GND						K7				
			GND						K61				
			GND						K59				
			GND						K57				
			GND						K55				
			GND						K53				
			GND						K51				
			GND						K5				
			GND						K49				
			GND						K47				
			GND						K45				
			GND						K43				
			GND						K41				
			GND						K39				
			GND						K37				
			GND						K35				
			GND						K33				
			GND						K31				
			GND						K3				
			GND						K29				
			GND						K27				
			GND						K25				
			GND						K23				
			GND						K21				
			GND						K19				
			GND						K17				
			GND						K15				
			GND						K13				
			GND						K11				
			GND						K1				
			GND						J60				
			GND						J46				
			GND						J4				
			GND						J32				
			GND						J18				
			GND						H53				
			GND						H39				
			GND						H25				
			GND						H11				
			GND						G60				
			GND						G46				
			GND						G4				
			GND						G32				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						G18				
			GND						F53				
			GND						F39				
			GND						F25				
			GND						F11				
			GND						E8				
			GND						E62				
			GND						E60				
			GND						E6				
			GND						E58				
			GND						E56				
			GND						E54				
			GND						E52				
			GND						E50				
			GND						E48				
			GND						E46				
			GND						E44				
			GND						E42				
			GND						E40				
			GND						E4				
			GND						E38				
			GND						E36				
			GND						E34				
			GND						E32				
			GND						E30				
			GND						E28				
			GND						E26				
			GND						E24				
			GND						E22				
			GND						E20				
			GND						E2				
			GND						E18				
			GND						E16				
			GND						E14				
			GND						E12				
			GND						E10				
			GND						DC60				
			GND						DC58				
			GND						DC44				
			GND						DC4				
			GND						DC30				
			GND						DC2				
			GND						DC16				
			GND						DB9				
			GND						DB61				
			GND						DB59				
			GND						DB51				
			GND						DB37				
			GND						DB3				
			GND						DB23				
			GND						DB1				
			GND						DA62				
			GND						DA60				
			GND						DA58				
			GND						DA44				
			GND						DA30				
			GND						DA2				
			GND						DA16				
			GND						D61				
			GND						D53				
			GND						D39				
			GND						D3				
			GND						D25				
			GND						D11				
			GND						D1				
			GND						CY9				
			GND						CY61				
			GND						CY51				
			GND						CY37				
			GND						CY23				
			GND						CY1				
			GND						CW8				
			GND						CW62				
			GND						CW60				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						CW50				
			GND						CW58				
			GND						CW56				
			GND						CW54				
			GND						CW52				
			GND						CW50				
			GND						CW48				
			GND						CW46				
			GND						CW44				
			GND						CW42				
			GND						CW40				
			GND						CW4				
			GND						CW38				
			GND						CW36				
			GND						CW34				
			GND						CW32				
			GND						CW30				
			GND						CW28				
			GND						CW26				
			GND						CW24				
			GND						CW22				
			GND						CW20				
			GND						CW2				
			GND						CW18				
			GND						CW16				
			GND						CW14				
			GND						CW12				
			GND						CW10				
			GND						CV9				
			GND						CV51				
			GND						CV37				
			GND						CV23				
			GND						CU58				
			GND						CU44				
			GND						CU30				
			GND						CU2				
			GND						CU16				
			GND						CT9				
			GND						CT51				
			GND						CT37				
			GND						CT23				
			GND						CR58				
			GND						CR44				
			GND						CR30				
			GND						CR2				
			GND						CR16				
			GND						CP9				
			GND						CP7				
			GND						CP61				
			GND						CP59				
			GND						CP57				
			GND						CP55				
			GND						CP53				
			GND						CP51				
			GND						CP5				
			GND						CP49				
			GND						CP47				
			GND						CP45				
			GND						CP43				
			GND						CP41				
			GND						CP39				
			GND						CP37				
			GND						CP35				
			GND						CP33				
			GND						CP31				
			GND						CP3				
			GND						CP29				
			GND						CP27				
			GND						CP25				
			GND						CP23				
			GND						CP21				
			GND						CP19				
			GND						CP17				
			GND						CP15				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						CN9				
			GND						CP13				
			GND						CP11				
			GND						CP1				
			GND						CN58				
			GND						CN44				
			GND						CN30				
			GND						CN2				
			GND						CN16				
			GND						CM9				
			GND						CM51				
			GND						CM37				
			GND						CM23				
			GND						CL58				
			GND						CL44				
			GND						CL30				
			GND						CL2				
			GND						CL16				
			GND						CK9				
			GND						CK51				
			GND						CK37				
			GND						CK23				
			GND						CJ8				
			GND						CJ62				
			GND						CJ60				
			GND						CJ6				
			GND						CJ58				
			GND						CJ56				
			GND						CJ54				
			GND						CJ52				
			GND						CJ50				
			GND						CJ48				
			GND						CJ46				
			GND						CJ44				
			GND						CJ42				
			GND						CJ40				
			GND						CJ4				
			GND						CJ38				
			GND						CJ36				
			GND						CJ34				
			GND						CJ32				
			GND						CJ30				
			GND						CJ28				
			GND						CJ26				
			GND						CJ24				
			GND						CJ22				
			GND						CJ20				
			GND						CJ2				
			GND						CJ18				
			GND						CJ16				
			GND						CJ14				
			GND						CJ12				
			GND						CJ10				
			GND						CH9				
			GND						CH51				
			GND						CH37				
			GND						CH23				
			GND						CG58				
			GND						CG44				
			GND						CG30				
			GND						CG2				
			GND						CG16				
			GND						CF9				
			GND						CF51				
			GND						CF37				
			GND						CF23				
			GND						CE58				
			GND						CE44				
			GND						CE30				
			GND						CE2				
			GND						CE16				
			GND						CD9				
			GND						CD7				
			GND						CD61				
			GND						CD59				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						CD57				
			GND						CD55				
			GND						CD53				
			GND						CD51				
			GND						CD5				
			GND						CD49				
			GND						CD47				
			GND						CD45				
			GND						CD43				
			GND						CD41				
			GND						CD39				
			GND						CD37				
			GND						CD35				
			GND						CD33				
			GND						CD31				
			GND						CD3				
			GND						CD29				
			GND						CD27				
			GND						CD25				
			GND						CD23				
			GND						CD21				
			GND						CD19				
			GND						CD17				
			GND						CD15				
			GND						CD13				
			GND						CD11				
			GND						CD1				
			GND						CC6				
			GND						CC54				
			GND						CC46				
			GND						CC44				
			GND						CC42				
			GND						CC40				
			GND						CC4				
			GND						CC12				
			GND						CC10				
			GND						CB9				
			GND						CB55				
			GND						CB5				
			GND						CB3				
			GND						CB23				
			GND						CB11				
			GND						CA8				
			GND						CA6				
			GND						CA46				
			GND						CA44				
			GND						CA42				
			GND						CA40				
			GND						CA4				
			GND						CA38				
			GND						CA36				
			GND						CA34				
			GND						CA32				
			GND						CA30				
			GND						CA28				
			GND						CA26				
			GND						CA24				
			GND						CA22				
			GND						CA20				
			GND						CA2				
			GND						CA12				
			GND						CA10				
			GND						C62				
			GND						C60				
			GND						C46				
			GND						C4				
			GND						C32				
			GND						C2				
			GND						C18				
			GND						BY9				
			GND						BY7				
			GND						BYS1				
			GND						BY3				
			GND						BY23				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BY13				
			GND						BY1				
			GND						BW8				
			GND						BW62				
			GND						BW60				
			GND						BW6				
			GND						BW58				
			GND						BW56				
			GND						BW54				
			GND						BW52				
			GND						BW50				
			GND						BW48				
			GND						BW46				
			GND						BW44				
			GND						BW42				
			GND						BW40				
			GND						BW38				
			GND						BW36				
			GND						BW34				
			GND						BW32				
			GND						BW30				
			GND						BW28				
			GND						BW26				
			GND						BW24				
			GND						BW22				
			GND						BW20				
			GND						BW2				
			GND						BW16				
			GND						BW14				
			GND						BW12				
			GND						BV9				
			GND						BV61				
			GND						BV59				
			GND						BV5				
			GND						BV3				
			GND						BV25				
			GND						BV11				
			GND						BU62				
			GND						BU6				
			GND						BU56				
			GND						BU42				
			GND						BU40				
			GND						BU4				
			GND						BU38				
			GND						BU36				
			GND						BU34				
			GND						BU32				
			GND						BU30				
			GND						BU28				
			GND						BU26				
			GND						BU24				
			GND						BU22				
			GND						BU20				
			GND						BU18				
			GND						BU12				
			GND						BU10				
			GND						BT9				
			GND						BT7				
			GND						BT61				
			GND						BT57				
			GND						BT55				
			GND						BT3				
			GND						BT25				
			GND						BT17				
			GND						BT15				
			GND						BT13				
			GND						BT1				
			GND						BR8				
			GND						BR60				
			GND						BR6				
			GND						BR58				
			GND						BR54				
			GND						BR52				
			GND						BR48				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BR46				
			GND						BR42				
			GND						BR40				
			GND						BR38				
			GND						BR22				
			GND						BR2				
			GND						BR18				
			GND						BR16				
			GND						BR14				
			GND						BR12				
			GND						BP9				
			GND						BP59				
			GND						BP57				
			GND						BP53				
			GND						BP51				
			GND						BP5				
			GND						BP49				
			GND						BP45				
			GND						BP43				
			GND						BP3				
			GND						BP13				
			GND						BP11				
			GND						BN62				
			GND						BN60				
			GND						BN6				
			GND						BN56				
			GND						BN54				
			GND						BN42				
			GND						BN40				
			GND						BN4				
			GND						BN38				
			GND						BN36				
			GND						BN34				
			GND						BN32				
			GND						BN30				
			GND						BN28				
			GND						BN26				
			GND						BN24				
			GND						BN22				
			GND						BN20				
			GND						BN18				
			GND						BN16				
			GND						BN12				
			GND						BN10				
			GND						BM9				
			GND						BM7				
			GND						BM61				
			GND						BM57				
			GND						BM55				
			GND						BM51				
			GND						BM3				
			GND						BM19				
			GND						BM13				
			GND						BM1				
			GND						BL8				
			GND						BL60				
			GND						BL6				
			GND						BL58				
			GND						BL54				
			GND						BL52				
			GND						BL42				
			GND						BL40				
			GND						BL38				
			GND						BL36				
			GND						BL34				
			GND						BL32				
			GND						BL30				
			GND						BL28				
			GND						BL26				
			GND						BL24				
			GND						BL22				
			GND						BL2				
			GND						BL18				
			GND						BL16				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BL12				
			GND						BK9				
			GND						BK59				
			GND						BK57				
			GND						BK53				
			GND						BK51				
			GND						BK5				
			GND						BK47				
			GND						BK45				
			GND						BK43				
			GND						BK3				
			GND						BK13				
			GND						BK11				
			GND						BJ62				
			GND						BJ60				
			GND						BJ6				
			GND						BJ56				
			GND						BJ54				
			GND						BJ50				
			GND						BJ48				
			GND						BJ46				
			GND						BJ44				
			GND						BJ42				
			GND						BJ40				
			GND						BJ4				
			GND						BJ38				
			GND						BJ26				
			GND						BJ24				
			GND						BJ22				
			GND						BJ18				
			GND						BJ16				
			GND						BJ12				
			GND						BJ10				
			GND						BH9				
			GND						BH7				
			GND						BH61				
			GND						BH57				
			GND						BH55				
			GND						BH51				
			GND						BH3				
			GND						BH17				
			GND						BH15				
			GND						BH13				
			GND						BH1				
			GND						BG8				
			GND						BG60				
			GND						BG6				
			GND						BG58				
			GND						BG54				
			GND						BG52				
			GND						BG50				
			GND						BG48				
			GND						BG46				
			GND						BG44				
			GND						BG42				
			GND						BG40				
			GND						BG38				
			GND						BG26				
			GND						BG24				
			GND						BG22				
			GND						BG20				
			GND						BG2				
			GND						BG18				
			GND						BG12				
			GND						BF9				
			GND						BF59				
			GND						BF57				
			GND						BF53				
			GND						BF51				
			GND						BF5				
			GND						BF49				
			GND						BF47				
			GND						BF45				
			GND						BF3				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BF19				
			GND						BF17				
			GND						BF15				
			GND						BF13				
			GND						BF11				
			GND						BE62				
			GND						BE60				
			GND						BE6				
			GND						BE56				
			GND						BE54				
			GND						BE50				
			GND						BE48				
			GND						BE42				
			GND						BE40				
			GND						BE4				
			GND						BE38				
			GND						BE26				
			GND						BE24				
			GND						BE22				
			GND						BE18				
			GND						BE12				
			GND						BE10				
			GND						BD9				
			GND						BD7				
			GND						BD61				
			GND						BD57				
			GND						BD55				
			GND						BD51				
			GND						BD47				
			GND						BD45				
			GND						BD3				
			GND						BD17				
			GND						BD15				
			GND						BD13				
			GND						BD1				
			GND						BC8				
			GND						BC60				
			GND						BC6				
			GND						BC58				
			GND						BC54				
			GND						BC52				
			GND						BC50				
			GND						BC42				
			GND						BC40				
			GND						BC38				
			GND						BC26				
			GND						BC24				
			GND						BC22				
			GND						BC2				
			GND						BC18				
			GND						BC16				
			GND						BC12				
			GND						BB9				
			GND						BB59				
			GND						BB57				
			GND						BB53				
			GND						BB51				
			GND						BB5				
			GND						BB47				
			GND						BB45				
			GND						BB43				
			GND						BB3				
			GND						BB13				
			GND						BB11				
			GND						BA62				
			GND						BA60				
			GND						BA6				
			GND						BA56				
			GND						BA54				
			GND						BA50				
			GND						BA48				
			GND						BA46				
			GND						BA42				
			GND						BA40				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						BA4				
			GND						BA38				
			GND						BA24				
			GND						BA22				
			GND						BA20				
			GND						BA18				
			GND						BA16				
			GND						BA12				
			GND						BA10				
			GND						B61				
			GND						B59				
			GND						B53				
			GND						B39				
			GND						B3				
			GND						B25				
			GND						B11				
			GND						B1				
			GND						AY9				
			GND						AY7				
			GND						AY61				
			GND						AY57				
			GND						AY55				
			GND						AY51				
			GND						AY45				
			GND						AY3				
			GND						AY13				
			GND						AY1				
			GND						AW8				
			GND						AW60				
			GND						AW6				
			GND						AW58				
			GND						AW54				
			GND						AW52				
			GND						AW50				
			GND						AW48				
			GND						AW42				
			GND						AW40				
			GND						AW38				
			GND						AW26				
			GND						AW24				
			GND						AW22				
			GND						AW2				
			GND						AW18				
			GND						AW16				
			GND						AW12				
			GND						AV9				
			GND						AV59				
			GND						AV57				
			GND						AV53				
			GND						AV51				
			GND						AV5				
			GND						AV45				
			GND						AV3				
			GND						AV19				
			GND						AV17				
			GND						AV13				
			GND						AV11				
			GND						AU62				
			GND						AU60				
			GND						AU6				
			GND						AU56				
			GND						AU54				
			GND						AU50				
			GND						AU48				
			GND						AU42				
			GND						AU40				
			GND						AU4				
			GND						AU38				
			GND						AU26				
			GND						AU24				
			GND						AU22				
			GND						AU18				
			GND						AU16				
			GND						AU14				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AU12				
			GND						AU10				
			GND						AT9				
			GND						AT7				
			GND						AT61				
			GND						AT57				
			GND						AT55				
			GND						AT51				
			GND						AT47				
			GND						AT45				
			GND						AT43				
			GND						AT3				
			GND						AT15				
			GND						AT1				
			GND						AR8				
			GND						AR60				
			GND						AR6				
			GND						AR58				
			GND						AR54				
			GND						AR52				
			GND						AR50				
			GND						AR46				
			GND						AR42				
			GND						AR40				
			GND						AR38				
			GND						AR26				
			GND						AR24				
			GND						AR22				
			GND						AR2				
			GND						AR12				
			GND						AP9				
			GND						AP59				
			GND						AP57				
			GND						AP53				
			GND						AP51				
			GND						AP5				
			GND						AP47				
			GND						AP45				
			GND						AP43				
			GND						AP3				
			GND						AP19				
			GND						AP15				
			GND						AP11				
			GND						AN62				
			GND						AN60				
			GND						AN6				
			GND						AN56				
			GND						AN54				
			GND						AN50				
			GND						AN44				
			GND						AN42				
			GND						AN40				
			GND						AN4				
			GND						AN38				
			GND						AN36				
			GND						AN34				
			GND						AN32				
			GND						AN30				
			GND						AN28				
			GND						AN26				
			GND						AN24				
			GND						AN22				
			GND						AN12				
			GND						AN10				
			GND						AM9				
			GND						AM7				
			GND						AM61				
			GND						AM57				
			GND						AM55				
			GND						AM51				
			GND						AM47				
			GND						AM45				
			GND						AM43				
			GND						AM3				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AM17				
			GND						AM15				
			GND						AM13				
			GND						AM1				
			GND						AL8				
			GND						AL60				
			GND						AL6				
			GND						AL6				
			GND						AL58				
			GND						AL54				
			GND						AL52				
			GND						AL50				
			GND						AL48				
			GND						AL46				
			GND						AL44				
			GND						AL42				
			GND						AL40				
			GND						AL38				
			GND						AL36				
			GND						AL34				
			GND						AL32				
			GND						AL30				
			GND						AL28				
			GND						AL26				
			GND						AL24				
			GND						AL22				
			GND						AL20				
			GND						AL2				
			GND						AL18				
			GND						AL12				
			GND						AK9				
			GND						AK59				
			GND						AK57				
			GND						AK53				
			GND						AK51				
			GND						AK5				
			GND						AK49				
			GND						AK47				
			GND						AK45				
			GND						AK43				
			GND						AK3				
			GND						AK19				
			GND						AK11				
			GND						AJ62				
			GND						AJ60				
			GND						AJ6				
			GND						AJ56				
			GND						AJ54				
			GND						AJ50				
			GND						AJ44				
			GND						AJ42				
			GND						AJ40				
			GND						AJ4				
			GND						AJ38				
			GND						AJ22				
			GND						AJ18				
			GND						AJ10				
			GND						AH9				
			GND						AH7				
			GND						AH61				
			GND						AH57				
			GND						AH55				
			GND						AH51				
			GND						AH47				
			GND						AH39				
			GND						AH3				
			GND						AH1				
			GND						AG8				
			GND						AG60				
			GND						AG58				
			GND						AG54				
			GND						AG52				
			GND						AG50				
			GND						AG48				
			GND						AG44				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AG42				
			GND						AG40				
			GND						AG38				
			GND						AG36				
			GND						AG34				
			GND						AG32				
			GND						AG30				
			GND						AG28				
			GND						AG26				
			GND						AG24				
			GND						AG22				
			GND						AG20				
			GND						AG2				
			GND						AG18				
			GND						AG16				
			GND						AG14				
			GND						AG12				
			GND						AG10				
			GND						AF59				
			GND						AF57				
			GND						AF53				
			GND						AF51				
			GND						AF49				
			GND						AF47				
			GND						AF45				
			GND						AF39				
			GND						AF17				
			GND						AF15				
			GND						AF13				
			GND						AF11				
			GND						AE8				
			GND						AE62				
			GND						AE60				
			GND						AE6				
			GND						AE56				
			GND						AE54				
			GND						AE50				
			GND						AE46				
			GND						AE42				
			GND						AE40				
			GND						AE4				
			GND						AE38				
			GND						AE36				
			GND						AE34				
			GND						AE32				
			GND						AE30				
			GND						AE28				
			GND						AE26				
			GND						AE24				
			GND						AE22				
			GND						AE20				
			GND						AE2				
			GND						AE18				
			GND						AE16				
			GND						AE14				
			GND						AE12				
			GND						AE10				
			GND						AD61				
			GND						AD57				
			GND						AD55				
			GND						AD51				
			GND						AD47				
			GND						AD41				
			GND						AC60				
			GND						AC58				
			GND						AC54				
			GND						AC52				
			GND						AC50				
			GND						AC48				
			GND						AC40				
			GND						AC38				
			GND						AC36				
			GND						AC34				
			GND						AC32				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			GND						AC30				
			GND						AC28				
			GND						AC26				
			GND						AC24				
			GND						AC20				
			GND						AB59				
			GND						AB57				
			GND						AB53				
			GND						AB51				
			GND						AB49				
			GND						AB41				
			GND						AB21				
			GND						AA60				
			GND						AA58				
			GND						AA54				
			GND						AA50				
			GND						AA40				
			GND						A60				
			GND						A58				
			GND						A46				
			GND						A4				
			GND						A32				
			GND						A2				
			GND						A18				
			GNDSENSE						BA26				
			VCC						BV23				
			VCC						BV21				
			VCC						BT23				
			VCC						BT21				
			VCC						BP41				
			VCC						BP39				
			VCC						BP37				
			VCC						BP35				
			VCC						BP33				
			VCC						BP31				
			VCC						BP29				
			VCC						BP27				
			VCC						BP25				
			VCC						BP23				
			VCC						BP21				
			VCC						BM41				
			VCC						BM39				
			VCC						BM37				
			VCC						BM35				
			VCC						BM33				
			VCC						BM31				
			VCC						BM29				
			VCC						BM27				
			VCC						BM25				
			VCC						BM23				
			VCC						BM21				
			VCC						BK41				
			VCC						BK39				
			VCC						BK37				
			VCC						BK25				
			VCC						BK23				
			VCC						BK21				
			VCC						BH41				
			VCC						BH39				
			VCC						BH37				
			VCC						BH25				
			VCC						BH23				
			VCC						BH21				
			VCC						BF41				
			VCC						BF39				
			VCC						BF37				
			VCC						BF25				
			VCC						BF23				
			VCC						BF21				
			VCC						BD41				
			VCC						BD39				
			VCC						BD37				
			VCC						BD25				
			VCC						BD23				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCC						BD21				
			VCC						BB41				
			VCC						BB39				
			VCC						BB37				
			VCC						BB23				
			VCC						BB21				
			VCC						AY41				
			VCC						AY39				
			VCC						AY37				
			VCC						AY25				
			VCC						AY23				
			VCC						AY21				
			VCC						AV41				
			VCC						AV39				
			VCC						AV37				
			VCC						AV25				
			VCC						AV23				
			VCC						AV21				
			VCC						AT41				
			VCC						AT39				
			VCC						AT37				
			VCC						AT25				
			VCC						AT23				
			VCC						AT21				
			VCC						AP41				
			VCC						AP39				
			VCC						AP37				
			VCC						AP25				
			VCC						AP23				
			VCC						AP21				
			VCC						AM41				
			VCC						AM39				
			VCC						AM37				
			VCC						AM35				
			VCC						AM33				
			VCC						AM31				
			VCC						AM29				
			VCC						AM27				
			VCC						AM25				
			VCC						AM23				
			VCC						AM21				
			VCC						AK41				
			VCC						AK39				
			VCC						AK37				
			VCC						AK35				
			VCC						AK33				
			VCC						AK31				
			VCC						AK29				
			VCC						AK27				
			VCC						AK25				
			VCC						AK21				
			VCC						AH41				
			VCC						AF41				
			VCCPT						BR36				
			VCCPT						BR34				
			VCCPT						BR32				
			VCCPT						BR30				
			VCCPT						AJ36				
			VCCPT						AJ34				
			VCCPT						AJ32				
			VCCPT						AJ30				
			DNU						BY55				
			DNU						CF61				
			DNU						CH61				
			DNU						CB53				
			DNU						BY53				
			DNU						AH19				
			DNU						AJ20				
			DNU						CB61				
			DNU						AD45				
			DNU						BW18				
			DNU						AD19				
			DNU						BY61				
			DNU						AE44				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			DNU						BY19				
			DNU						AF19				
			DNU						AM19				
			DNU						AT19				
			DNU						AP17				
			DNU						AT17				
			DNU						AJ46				
			DNU						BL44				
			DNU						BU44				
			DNU						BT49				
			DNU						BV49				
			DNU						BV51				
			DNU						BU50				
			DNU						BT51				
			DNU						BL46				
			DNU						BR50				
			DNU						BN46				
			DNU						BV53				
			DNU						BP47				
			DNU						BN44				
			DNU						BU52				
			DNU						BV55				
			DNU						BT53				
			DNU						BM47				
			DNU						BV45				
			DNU						BM45				
			DNU						BT45				
			DNU						BU46				
			DNU						BU48				
			DNU						BV47				
			DNU						BT47				
			DNU						BL50				
			TEMPDIODE0An						CA52				
			TEMPDIODE0Ap						CC52				
			TEMPDIODE0Cn						AH43				
			TEMPDIODE0Cp						AF43				
			TEMPDIODE1n						AG46				
			TEMPDIODE1p						AH45				
			TEMPDIODE4n						AR20				
			TEMPDIODE4p						AN18				
			VCCBAT						CC48				
			VCCBAT						CA48				
			VCCA_PLL						CC34				
			VCCA_PLL						CC32				
			VCCA_PLL						CC30				
			VCCA_PLL						CC28				
			VCCA_PLL						AA34				
			VCCA_PLL						AA32				
			VCCA_PLL						AA30				
			VCCA_PLL						AA28				
			VCCIO_PIO_2A						CB39				
			VCCIO_PIO_2A						CB37				
			VCCIO_PIO_2A						BY39				
			VCCIO_PIO_2A						BY37				
			VCCIO_PIO_2B						CB35				
			VCCIO_PIO_2B						CB33				
			VCCIO_PIO_2B						BY35				
			VCCIO_PIO_2B						BY33				
			VCCIO_PIO_2C						CB31				
			VCCIO_PIO_2C						CB29				
			VCCIO_PIO_2C						BY31				
			VCCIO_PIO_2C						BY29				
			VCCIO_PIO_2D						CB27				
			VCCIO_PIO_2D						CB25				
			VCCIO_PIO_2D						BY27				
			VCCIO_PIO_2D						BY25				
			VCCIO_PIO_3A						AD39				
			VCCIO_PIO_3A						AD37				
			VCCIO_PIO_3A						AB39				
			VCCIO_PIO_3A						AB37				
			VCCIO_PIO_3B						AD35				
			VCCIO_PIO_3B						AD33				
			VCCIO_PIO_3B						AB35				
			VCCIO_PIO_3B						AB33				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCIO_PIO_3C						AD31				
			VCCIO_PIO_3C						AD29				
			VCCIO_PIO_3C						AB31				
			VCCIO_PIO_3C						AB29				
			VCCIO_PIO_3D						AD27				
			VCCIO_PIO_3D						AD25				
			VCCIO_PIO_3D						AB27				
			VCCIO_PIO_3D						AB25				
			VCCIO_PIO_SDM						BV43				
			VCCIO_SDM						CB41				
			VCCIO_SDM						BY41				
2A		VREFB2ANO	VREFB2ANO						CC38				
2B		VREFB2BNO	VREFB2BNO						CC36				
2C		VREFB2CNO	VREFB2CNO						CC26				
2D		VREFB2DNO	VREFB2DNO						CC24				
3A		VREFB3ANO	VREFB3ANO						AA38				
3B		VREFB3BNO	VREFB3BNO						AA36				
3C		VREFB3CNO	VREFB3CNO						AA26				
3D		VREFB3DNO	VREFB3DNO						AA24				
			VREFN_ADC						CA62				
			VREFP_ADC						CC62				
			NC						AH5				
			NC						AD1				
			NC						AG6				
			NC						AB1				
			NC						AG4				
			NC						AD3				
			NC						AF5				
			NC						AC2				
			NC						AF1				
			NC						AB3				
			NC						AF3				
			NC						AA2				
			NC						AC4				
			NC						V1				
			NC						AA4				
			NC						T1				
			NC						AD5				
			NC						P1				
			NC						AF7				
			NC						M1				
			NC						AF9				
			NC						W2				
			NC						AB5				
			NC						U2				
			NC						AC6				
			NC						H1				
			NC						AA6				
			NC						F1				
			NC						AD7				
			NC						N2				
			NC						AB7				
			NC						L2				
			NC						AC8				
			NC						J2				
			NC						AA8				
			NC						G2				
			NC						AD9				
			NC						V3				
			NC						AB9				
			NC						T3				
			NC						AC10				
			NC						P3				
			NC						AD11				
			NC						M3				
			NC						AC12				
			NC						H3				
			NC						AD13				
			NC						F3				
			NC						W62				
			NC						V61				
			NC						U62				
			NC						T61				
			NC						P61				



Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			NC						CM61				
			NC						M62				
			NC						M61				
			NC						L62				
			NC						J62				
			NC						G62				
			NC						CM61				
			NC						CM1				
			NC						CK61				
			NC						CK1				
			NC						CH1				
			NC						CF1				
			NC						CC8				
			NC						CC50				
			NC						CC22				
			NC						CC20				
			NC						CC2				
			NC						CC18				
			NC						CC16				
			NC						CC14				
			NC						CB7				
			NC						CB51				
			NC						CB21				
			NC						CB19				
			NC						CB17				
			NC						CB15				
			NC						CB13				
			NC						CB1				
			NC						CA56				
			NC						CA50				
			NC						CA18				
			NC						CA16				
			NC						CA14				
			NC						BY57				
			NC						BY21				
			NC						BY17				
			NC						BY15				
			NC						BV19				
			NC						BV17				
			NC						BV15				
			NC						BV13				
			NC						BU60				
			NC						BU16				
			NC						BU14				
			NC						BT59				
			NC						AD43				
			NC						AD17				
			NC						AD15				
			NC						AC62				
			NC						AC56				
			NC						AC46				
			NC						AC44				
			NC						AC42				
			NC						AC18				
			NC						AC16				
			NC						AC14				
			NC						AB61				
			NC						AB55				
			NC						AB47				
			NC						AB45				
			NC						AB43				
			NC						AB19				
			NC						AB17				
			NC						AB15				
			NC						AB13				
			NC						AB11				
			NC						AA62				
			NC						AA56				
			NC						AA52				
			NC						AA48				
			NC						AA46				
			NC						AA44				
			NC						AA42				
			NC						AA20				
			NC						AA18				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			NC						AA16				
			NC						AA14				
			NC						AA12				
			NC						AA10				
			VCCRCORE						BV37				
			VCCRCORE						BT37				
			VCCRCORE						BR28				
			VCCRCORE						BR26				
			VCCRCORE						BR24				
			VCCRCORE						AJ28				
			VCCRCORE						AJ26				
			VCCRCORE						AJ24				
			VCCRCORE						AH37				
			VCCRCORE						AF37				
			VCCRTPLL GXER1						BG16				
			VCCRTPLL GXER1						BE16				
			VCCRT GXER1						BP15				
			VCCRT GXER1						BN14				
			VCCRT GXER1						BM15				
			VCCRT GXER1						BL14				
			VCCRT GXER1						BK15				
			VCCRT GXER1						BJ14				
			VCCRT GXER1						BG14				
			VCCRT GXER1						BE14				
			VCCRT GXER1						BC14				
			VCCRT GXER1						BB15				
			VCCRT GXER1						BA14				
			VCCRT GXER1						AY15				
			VCCRT GXER1						AW14				
			VCCRT GXER1						AV15				
			VCCRT GXPL1						BD49				
			VCCRT GXPL1						BC48				
			VCCRT GXPL1						BB49				
			VCCRT GXPL1						AY49				
			VCCRT GXPL1						AV49				
			VCCRT GXPL1						AT49				
			VCCRT GXPL1						AR48				
			VCCRT GXPL1						AP49				
			VCCRT GXPL1						AN48				
			VCCRT GXPL1						AM49				
			IO_AUX_RREF10_P						BM43				
			IO_AUX_RREF20						AN20				
			VCCADC						CB43				
			VCCADC						BY43				
			VCCCLK GXER1						AR18				
			VCCCLK GXPL1						BH47				
			VCCCLK GXPL1						BH45				
			VCCFUSEWR_SDM						CB49				
			VCCFUSEWR_SDM						BY49				
			VCCFUSE_GXP						BR44				
			VCCH						BF43				
			VCCH						BD43				
			VCCH						AY43				
			VCCH						AV43				
			VCCH						BL20				
			VCCH						BJ20				
			VCCH						BE20				
			VCCH						BC20				
			VCCH GXER1						BP17				
			VCCH GXER1						BM17				
			VCCH GXER1						BK17				
			VCCH GXER1						BB17				
			VCCH GXER1						AY17				
			VCCH GXPL1						BE46				
			VCCH GXPL1						BC46				
			VCCH GXPL1						AY47				
			VCCH GXPL1						AW46				
			VCCH GXPL1						AV47				
			VCCH GXPL1						AU46				
			VCCH GXPL1						AN46				
			VCCH_SDM						BT43				
			VCCLSENSE						BB25				
			VCCL_SDM						BV41				
			VCCL_SDM						BV39				

Bank Number	Index within I/O Bank	VREF	Pin Name/Function	Optional Function(s)	Configuration Function	Dedicated Tx/Rx Channel	Soft CDR Support	GT support	R24A	DQS for X4	DQS for X8/X9	DQS for X16/X18	DQS for X32/X36
			VCCL_SDM						BT41				
			VCCL_SDM						BT39				
			VCCP						BV35				
			VCCP						BV33				
			VCCP						BV31				
			VCCP						BV29				
			VCCP						BV27				
			VCCP						BT35				
			VCCP						BT33				
			VCCP						BT31				
			VCCP						BT29				
			VCCP						BT27				
			VCCP						AH35				
			VCCP						AH33				
			VCCP						AH31				
			VCCP						AH29				
			VCCP						AH27				
			VCCP						AF35				
			VCCP						AF33				
			VCCP						AF31				
			VCCP						AF29				
			VCCP						AF27				
			VCCPLL DIG_SDM						CB45				
			VCCPLL DIG_SDM						BY45				
			VCCPLL_SDM						CB47				
			VCCPLL_SDM						BY47				
			VCC_HSSI_GXER1						BT19				
			VCC_HSSI_GXER1						BR20				
			VCC_HSSI_GXER1						BP19				
			VCC_HSSI_GXER1						BK19				
			VCC_HSSI_GXER1						BH19				
			VCC_HSSI_GXER1						BD19				
			VCC_HSSI_GXER1						BB19				
			VCC_HSSI_GXER1						AY19				
			VCC_HSSI_GXER1						AW20				
			VCC_HSSI_GXER1						AU20				
			VCC_HSSI_GXPL1						BH43				
			VCC_HSSI_GXPL1						BE44				
			VCC_HSSI_GXPL1						BC44				
			VCC_HSSI_GXPL1						BA44				
			VCC_HSSI_GXPL1						AW44				
			VCC_HSSI_GXPL1						AU44				
			VCC_HSSI_GXPL1						AR44				
			VCC_HSSI_GXPL1						BH49				
			U10 P_IO_RESREF_0										

Date	Version	Changes
June 2020	2020.06.29	Initial release.

(1) For more information about pin definition and pin connection guidelines, refer to the [Intel® Agilex™ Device Family Pin Connection Guidelines](#)